

САРАТОВСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ ИМ. Н.Г. ЧЕРНЫШЕВСКОГО

С.А. Ишин, Ю.В. Соловьёв

## ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

*Учебно-методическое пособие для студентов,  
изучающих основы радиозлектроники*

Издательство Саратовского университета  
2001

УДК 681.325.65 (075.8)  
ББК 32.973.26-04 я 73  
И97

**Ишин С.А., Соловьёв Ю.В.**

И97 Логические элементы: Учеб. - метод. пособие для студентов, изучающих основы радиоэлектроники. - Саратов: Изд-во Саратов. ун-та, 2001. - 32с.: ил.

ISBN 5-292-02659-x

Пособие представляет собой руководство к лабораторной работе по общим и специальным курсам "Основы радиоэлектроники", "Основы схемотехники" и "Элементы ЭВМ". В первой части приводятся краткие теоретические сведения по специфике работы логических элементов. Вторая часть содержит задания и методические указания по выполнению работы.

Для студентов физического, геологического, географического факультетов и факультета кибернетических наук и информационных технологий.

Рекомендуют к печати:

Кафедра радиотехники и электродинамики  
Саратовского государственного университета  
Доктор технических наук, профессор **В.Н. Коломейцев**

## Предисловие

Пособие представляет собой руководство к лабораторной работе по общим курсам "Основы радиоэлектроники" для студентов физического и географического факультетов, а также по специальным курсам "Основы схемотехники" и "Элементы ЭВМ" для студентов физического факультета специальности "Радиофизика и электроника" и "Микроэлектроника".

В работе приводятся краткие теоретические сведения, необходимые для понимания специфики работы радиоэлектронных устройств, реализующих основные логические операции.

Рассматриваются диодно-транзисторные логические элементы, а также особенности работы элементов в интегральном исполнении.

Практическая часть работы выполняется в соответствии с заданиями и методическими указаниями, приведенными во второй части пособия. Предусмотрено фронтальное выполнение работы на основе единой экспериментальной установки, содержащей стандартный набор электроэлементов, измерительных приборов и универсальную панель.

Целью работы является теоретическое и экспериментальное исследование двухходовых логических элементов, выполненных на диодах, транзисторах и интегральных схемах.

УДК 681.325.65 (075.8)  
ББК 32.973.26-04 я73

Работа издана в авторской редакции

ISBN 5-292-02659-x

© Ишин С.А., Соловьёв Ю.В., 2001

## 1. КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

### 1.1. Простейшие логические функции

К числу простейших логических функций относятся следующие:

1. Отрицание (или инверсия, или дополнение), обозначаемая символом "—" или "¬", расположенным над переменной или функцией  $x$ . Отрицание соответствует логической операции НЕ. Читается "не  $x$ ".  
$$y = \bar{x}$$

2. Дизъюнкция (или логическое сложение), обозначаемая символом "V" или "+". Дизъюнкция соответствует логической операции ИЛИ.

$$y = x_1 + x_2 = x_1 \vee x_2$$

3. Конъюнкция (или логическое умножение), обозначаемая точкой (знаком умножения) или символом "Λ". Конъюнкция соответствует логической операции И.

$$y = x_1 * x_2 = x_1 \wedge x_2$$

Все эти логические функции можно реализовать с помощью ключевых схем.

### 1.2. Ключевые схемы

Простейшие ключи имеют управляющий вход и один выход. В общем случае ключевая схема имеет  $m \geq 1$  управляющих входов и  $n \geq 1$  выходов (рис. 1). Если обозначить через  $x_i$  ( $i = 1, 2, \dots, m$ ) - информационные значения управляющих сигналов, а через  $y_j$  ( $j = 1, 2, \dots, n$ ) - информационные значения выходных сигналов, то можно сказать, что ключевая схема реализует определенную функцию:

$$y_j = f_j(x_1, x_2, \dots, x_m), \quad (1)$$

причем  $y_j = 1$  при некоторых определенных значениях аргументов  $x_i$ , и  $y_j = 0$  при других значениях  $x_i$ , где  $x_i$  могут, в свою очередь, принимать лишь значения 1 или 0.



Рис. 1. Ключевая схема

Функцию типа (1) называют логической (булевой) или переключательной. Часто её задают в виде таблицы истинности информационных значений  $x_i$  и  $y_j$ , называемой также переключательной таблицей или таблицей истинности.

Одновходовый ключ может реализовать переключательную функцию одной переменной  $y = f(x)$ . Очевидно, что возможны два варианта.

Первый вариант реализуется ключом-повторителем  $y = x$ . Информационные значения выходного сигнала равны информационным значениям управляющего сигнала (рис. 2)

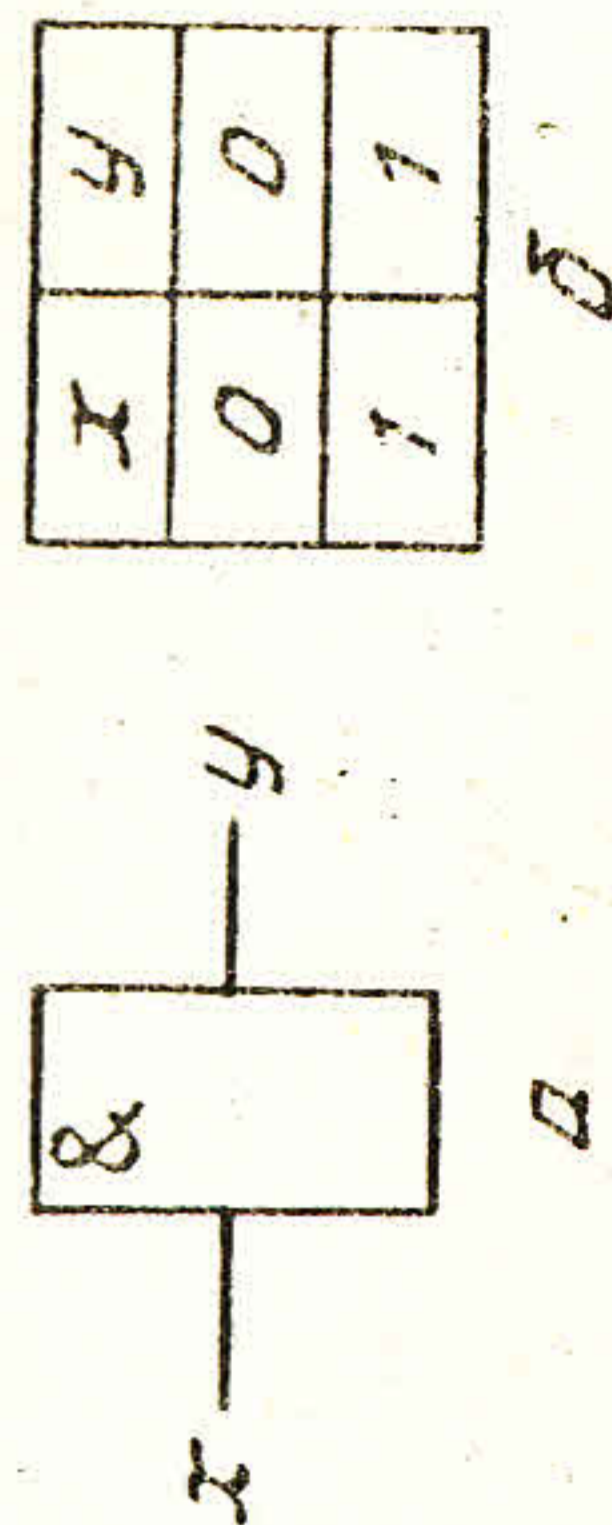


Рис. 2. Повторитель: а - функциональное обозначение; б - таблица истинности

Второй вариант реализуется ключом - инвертором:  $y = \bar{x}$ . Информационные значения выходного сигнала обратны значениям управляющего сигнала (рис. 3). Говорят, что инвертор реализует логическую функцию НЕ или инверсию - отрицание входного сигнала.

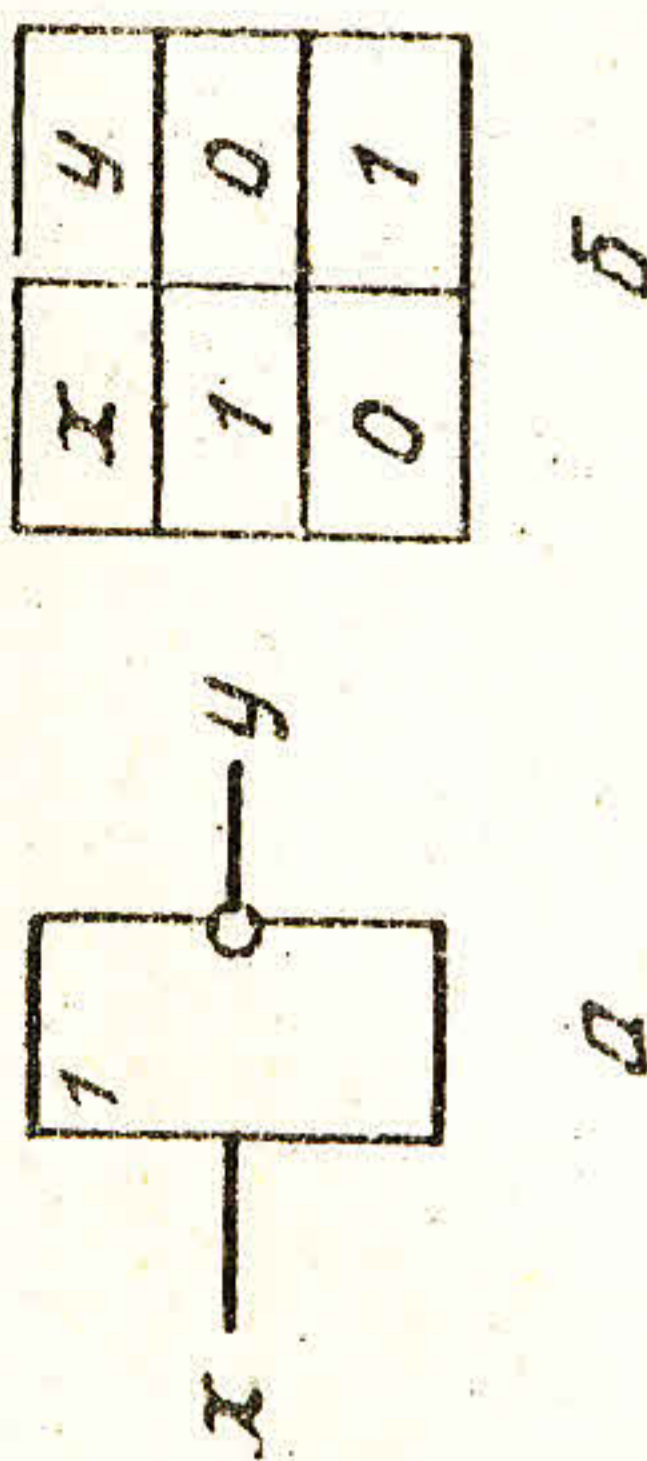
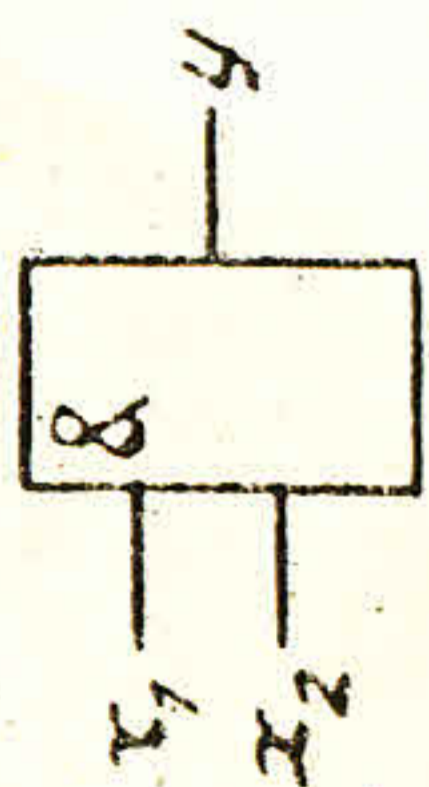


Рис. 3. Инвертор: а - функциональное обозначение; б - таблица истинности

Теперь рассмотрим основные переключательные (логические) функции для двухходовых схем. Схема с двумя входами и одним выходом называется конъюнктором, или схемой совпадения (или логической схемой И), если она реализует следующую логическую функцию (операцию): сигнал 1 на выходе у имеет место тогда и только тогда, когда поданы сигналы 1 на все входы  $x_1, x_2$  одновременно; если хотя бы на один из входов сигнал не подан (т.е. сигнал = 0), то на выходе сигнала также не будет (рис. 4).

$x_1$	$x_2$	$y$
1	1	1
1	0	0
0	1	0
0	0	0



а б

Рис. 4. Конъюнктор: а - функциональное обозначение; б - таблица истинности

Работа схемы И на два входа,  $x_1, x_2$ , описывается таблицей истинности (рис. 4, б), которая определяет функцию

$$y = f(x_1, x_2) = x_1 * x_2 = x_1 \wedge x_2.$$

Как видно из таблицы,  $y = 1$  только в том случае, когда  $x_1 = 1$  и  $x_2 = 1$ .

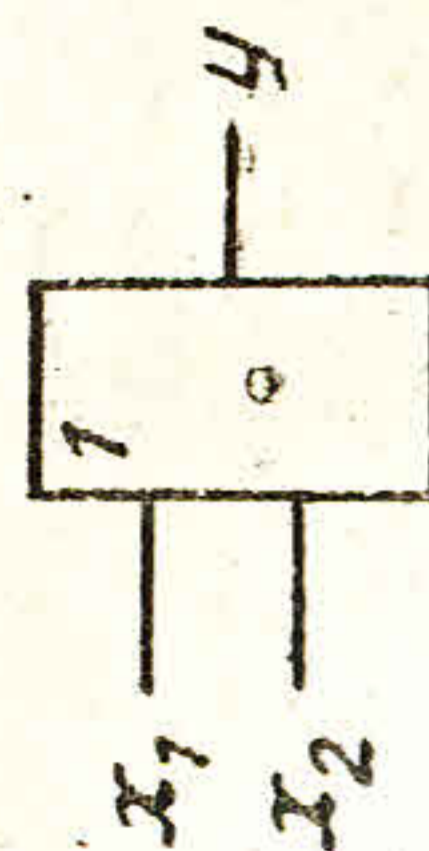
Заметим, что схему И на два входа часто называют вентилем (клапаном). Эта схема работает как ключ, который пропускает или не пропускает сигнал, поступающий на один из входов в зависимости от того, подан или нет разрешающий сигнал на другой, управляющий вход.

Схема с двумя входами ( $x_1, x_2$ ) и одним выходом ( $y$ ) называется дизъюнктом, иначе схемой сборки (или логической схемой ИЛИ), если она реализует следующую логическую функцию (операцию): сигнал 1 на выходе имеет место, если хотя бы на одном из входов действует сигнал 1; сигнала на выходе нет (т.е. на выходе сигнал 0) только в том случае, если не поданы сигналы ни на один из входов (рис. 5).

Работа схемы ИЛИ на два входа ( $x_1, x_2$ ) описывается таблицей истинности (рис. 5, б). Эта таблица определяет функцию

$$y = f(x_1, x_2) = x_1 + x_2 = x_1 \vee x_2.$$

$x_1$	$x_2$	$y$
1	1	1
1	0	1
0	1	1
0	0	0



а б

Рис. 5. Дизъюнктор: а - функциональное обозначение; б - таблица истинности

Заметим, что логические схемы И и ИЛИ обладают свойством двойственности, которое заключается в том, что одна и та же схема в зависимости от способа кодирования уровней сигналов через 0 и 1 может выполнять функции либо схемы И, либо схемы ИЛИ. Для доказательства такого положения достаточно сравнить таблицы истинности (рис. 4, б и рис. 5, б).

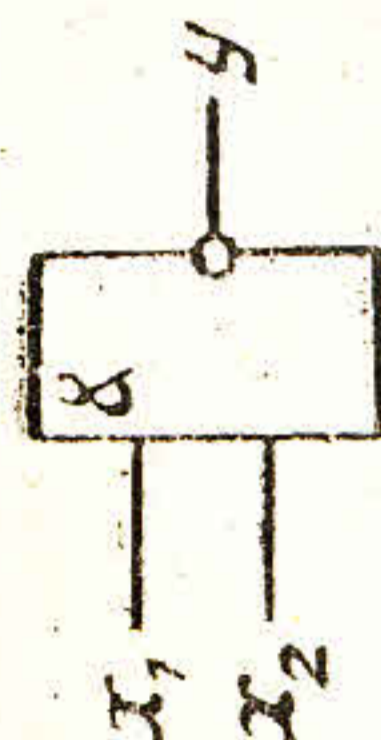
Действительно, если данная схема является схемой И для высоких уровней (т.е. положительных сигналов - положительная логика), то она одновременно может выполнять функции схемы ИЛИ для низких уровней (т.е. отрицательных сигналов - отрицательная логика). Наоборот, схема ИЛИ для положительных сигналов может выполнять роль схемы И для отрицательных сигналов.

Схемы, реализующие функции И, ИЛИ, НЕ являются основными в том смысле, что при помощи их можно создать ключевую схему, реализующую сколь угодно сложную логическую функцию типа (1). Более того, для построения сколь угодно сложных логических цепей достаточно использовать только две схемы из трех основных, а именно: схемы И и НЕ или схемы ИЛИ и НЕ. Каждую пару указанных схем можно объединить и получить универсальный (логический) элемент, при помощи которого можно построить любую переключающую схему. Рассмотрим работу указанных элементов.

Логический элемент И - НЕ на два входа (рис. 6, а) работает в соответствии с таблицей истинности (рис. 6, б). Как видно, здесь информационное значение выходного сигнала является отрицанием (инверсией) логического произведения входных сигналов:

$$y = f(x_1, x_2) = x_1 \wedge x_2.$$

$x_1$	$x_2$	$y$
1	1	0
1	0	1
0	1	1
0	0	1



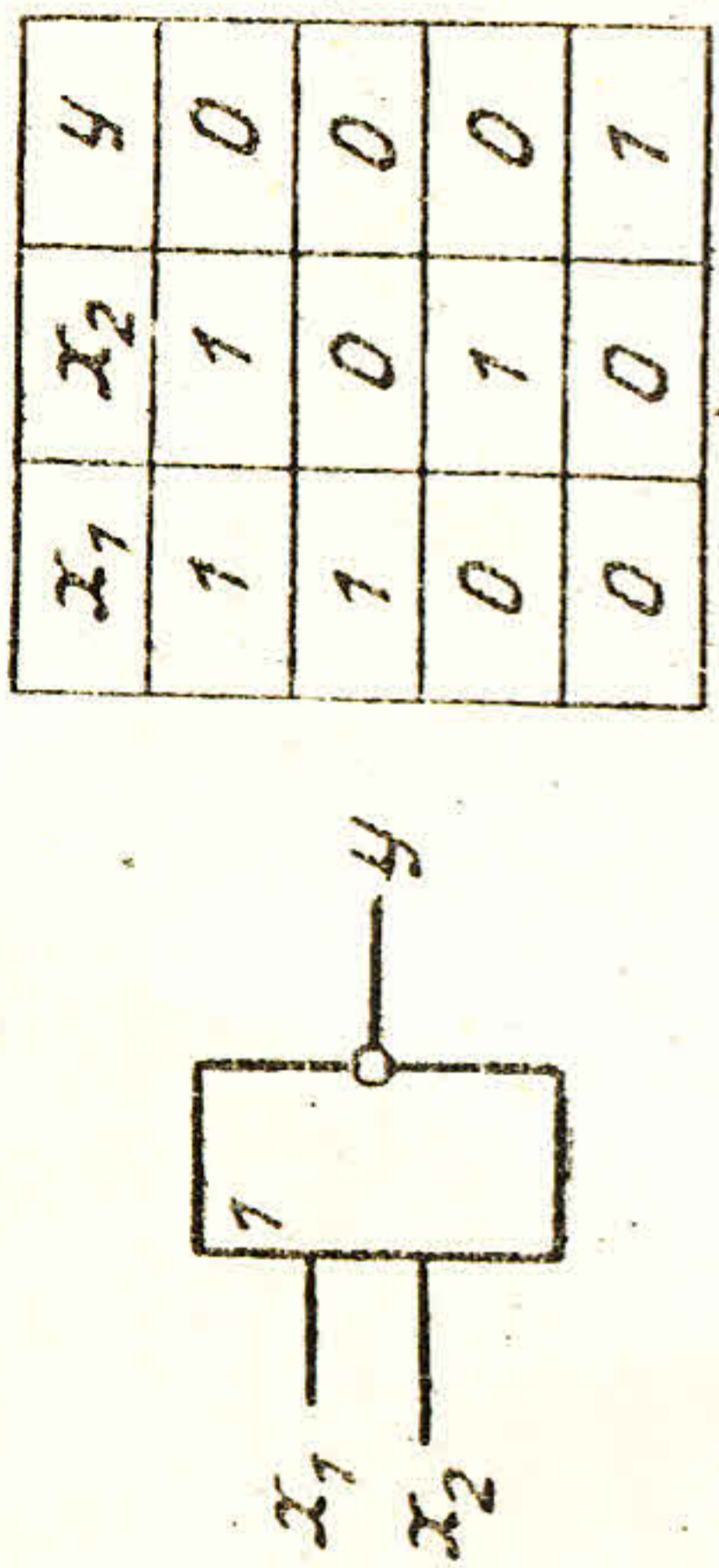
а б

Рис. 6. Логический элемент И-НЕ: а - функциональное обозначение; б - таблица истинности

Второй универсальный элемент ИЛИ-НЕ на два входа (рис. 7, а) работает в соответствии с таблицей истинности (рис. 7, б):

$$y = f(x_1, x_2) = x_1 + x_2 = x_1 \vee x_2$$

Для реализации ключевых устройств используются диодные и транзисторные переключающие схемы.



а

Рис. 7. Логический элемент ИЛИ - НЕ:

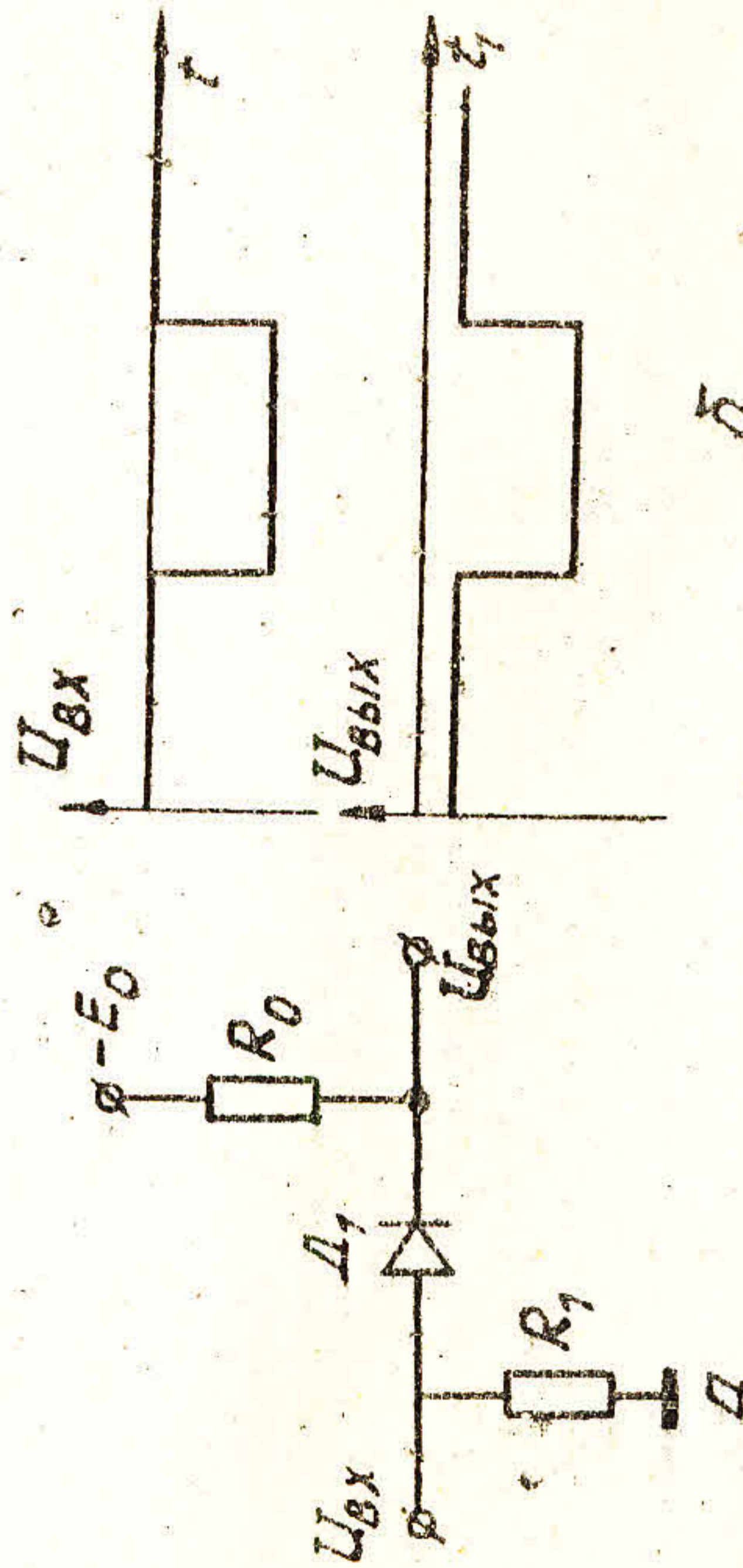
а - функциональное обозначение;

б - таблица истинности

### 1.3. Диодные ключи

Для построения диодных ключей используются в основном импульсные полупроводниковые диоды.

На рис. 8 показана принципиальная схема элементарного диодно-резисторного ключа, управляемого перепадами напряжения с амплитудой  $U_{вх}$ . Резистор  $R_1$  выбирается из условия  $R_1 \gg r_{ист}$ , где  $r_{ист}$  - внутреннее сопротивление источника сигналов.



б

Рис. 8. Диодно-резисторный ключ

а - принципиальная схема; б - эпюры напряжений

Входное напряжение принимает одно из двух значений:  $-E$  - низкий уровень (соответствует 1) и 0 - высокий уровень (соответствует 0).

Будем полагать, что источник сигнала низкоомный, и поэтому уровни напряжения  $E$  и 0 не зависят от нагрузки. Кроме того, предположим, что перепады напряжения  $U_{вх}$  от  $-E$  до 0 и обратно происходят мгновенно.

Рассмотрим статические состояния ключа. В этих состояниях диод смещен либо в прямом направлении (диод работает в активной области), либо в обратном (область отсечки диода).

То или иное состояние диода зависит от сигнала на входе схемы. Если сигнал на входе отсутствует, то диод смещен в прямом направлении. Через него протекает прямой ток  $i_{пр}$ . Для инженерных расчетов диод, работающий в активной области, часто представляется активным сопротивлением  $R_{пр}$ , характеризующим средний наклон его вольт - амперной характеристики. Тогда  $i_{пр} = \frac{E_0}{R_{пр} + R_1 + R_0} = J$ . Если  $R_0 \gg R_{пр} + R_1$ , то выходное напряжение близко к нулю. Найдем его:

$$U_{вых0} = E_0 - JR_0 = E_0 - \frac{E_0 R_0}{R_{пр} + R_1 + R_0} = E_0 \left(1 - \frac{R_0}{R_{пр} + R_1 + R_0}\right) \approx 0.$$

Если сигнал на входе  $U_{вх} = -E$  и  $|E| \geq |E_0|$ , то диод закрыт. Его обратное сопротивление порядка нескольких МОм, и при условии  $R_{обп} \gg R_0$  напряжение на выходе

$$U_{вых1} = E_0 \left(1 - \frac{R_0}{R_{обп} + R_1 + R_0}\right) \approx E_0.$$

Переключение диода из одного состояния в другое практически происходит не мгновенно. Переходный процесс в диодном ключе, возникающий при его переключении из одного статического состояния в другое, обусловлен, во-первых, инерционностью диода, характеризующей его проходной емкостью и, во-вторых, влиянием емкостей нагрузки и монтажа, шунтирующих выход ключа. Однако параметры переключающих схем выбирают таким образом, чтобы переходными процессами можно было пренебречь.

### 1.4. Диодно-резисторные логические элементы

Типовая схема диодно-резисторного логического элемента с двумя входами приведена на рис. 9. Она реализует логическую функцию И. Входные сигналы по-прежнему принимают одно из двух значений:  $-E$  (низкий уровень) и 0 (высокий уровень).

Определим выходной сигнал схемы при отсутствии входных воздействий ( $x_1=0; x_2=0$ )

$$U_{00} = E_0 - JR_0,$$

$$\text{где } J = \frac{E_0}{R_0 + (R_1 + R_{пр}) \parallel (R_2 + R_{пр})}$$

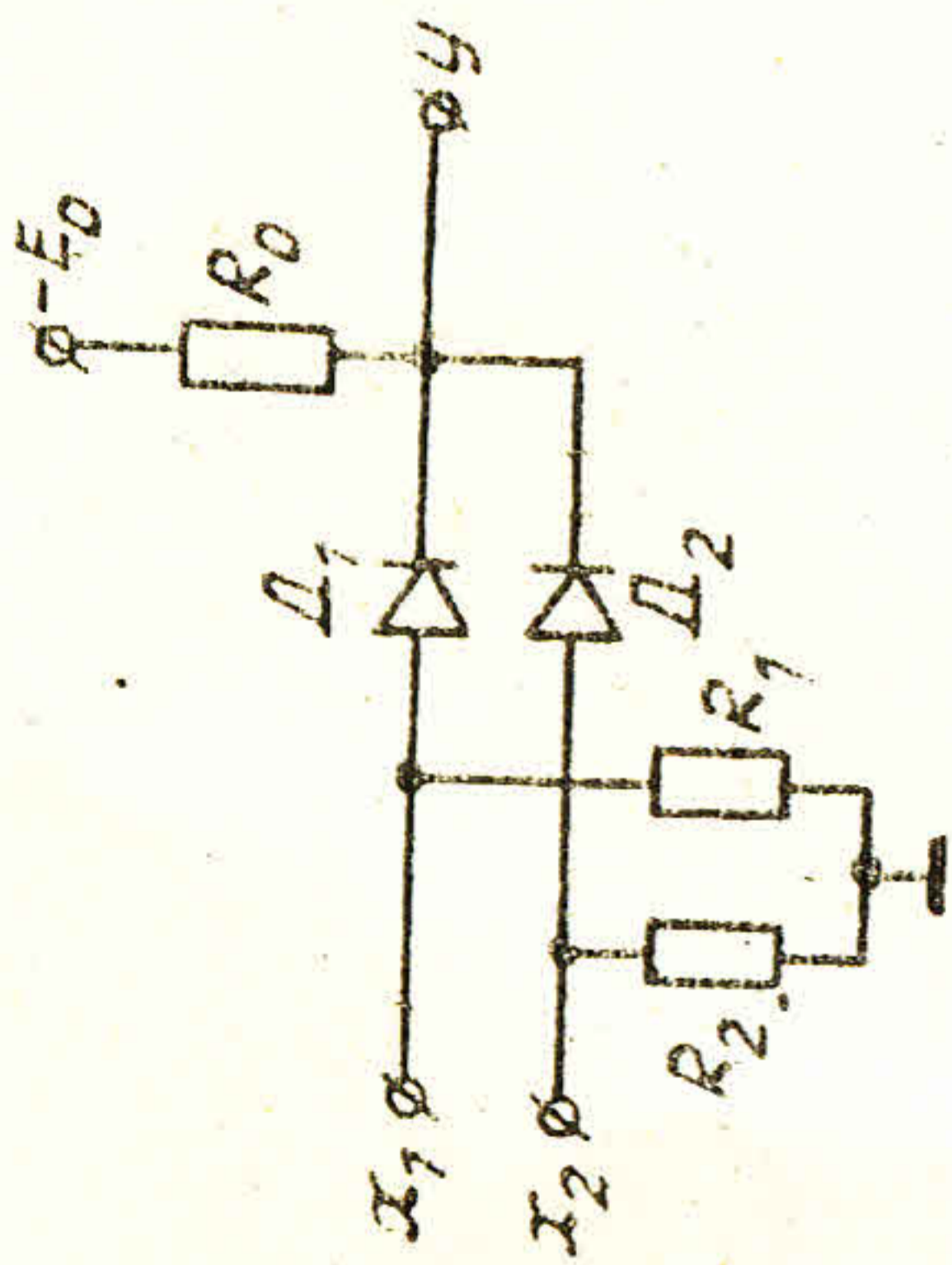


Рис. 9. Принципиальная схема двухвходового диодно-резисторного логического элемента И

Отсюда находим

$$Y_{00} = E_0 \left( 1 - \frac{R_0}{R_0 + (R_1 + R_{пр}) (R_2 + R_{пр})} \right) \quad \text{(ложный сигнал)} \quad (2)$$

Если  $R_0 \gg R_{1,2} + R_{пр}$ , то  $Y_{00} \approx 0$ .

Пусть теперь  $x_1 = -E$ ;  $x_2 = 0$  ( $|E_0| \geq |E_0|$ ).

Тогда на выходе схемы получим примерно то же значение выходного (ложного) сигнала:

$$Y_{10} = E_0 \left( 1 - \frac{R_0}{R_2 + R_{пр} + R_0} \right) \quad (3)$$

При  $x_1 = 0$ ;  $x_2 = -E$  получим аналогично

$$Y_{01} = E_0 \left( 1 - \frac{R_0}{R_1 + R_{пр} + R_0} \right) \quad (4)$$

И, наконец, при  $x_1 = -E$ ;  $x_2 = -E$  оба диода будут закрыты и выходное напряжение будет близко к напряжению источника питания:  $Y_{11} = E_0$ .

Диодно-резисторная схема, реализующая логическую операцию ИЛИ, представлена на рис. 10.

Эта схема работает следующим образом. При отсутствии входных сигналов на выходе схемы высокий потенциал:  $Y_{00} = 0$ . Если хотя бы на один из входов или на оба сразу подан отрицательный сигнал ( $x_1 = -E$  или  $x_2 = -E$ ), то соответствующий диод открывается и сигнал на выходе принимает значение, зависящее от соотношения величин  $R_0$  и  $R_{пр}$ . Если  $R_0 \gg R_{пр}$ , то  $U_{вых} \approx -E$ .

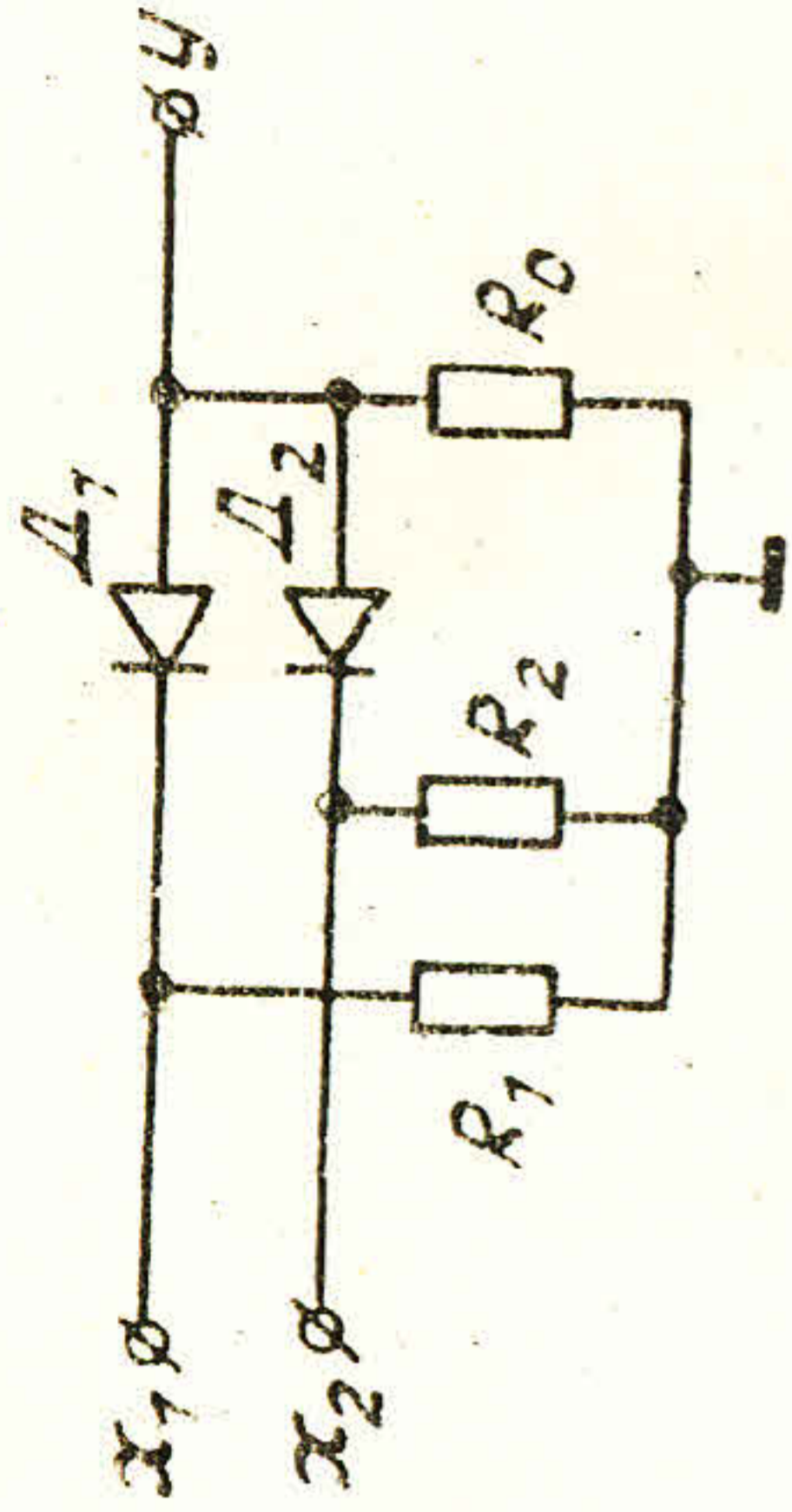


Рис. 10. Принципиальная схема двухвходового диодно-резисторного логического элемента ИЛИ

### 1.5. Транзисторная переключающая схема

Выше рассмотрены диодные переключающие схемы, реализующие логические операции И, ИЛИ. Логическую операцию НЕ можно реализовать только с помощью активного элемента. Таким активным элементом является транзистор.

Рассмотрим простейшую переключающую схему, реализующую логическую операцию НЕ (рис. 11) в статистическом режиме.

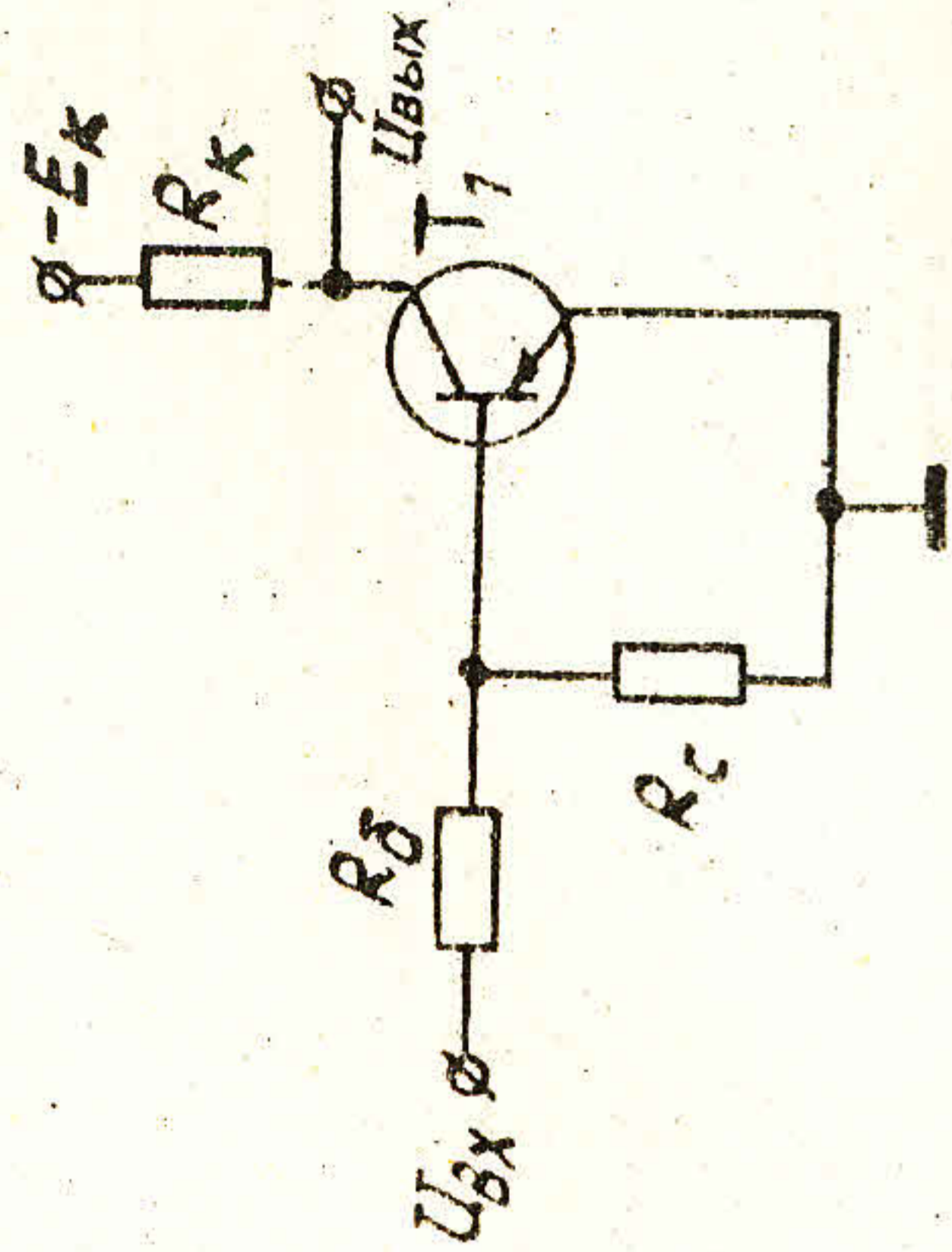


Рис. 11. Принципиальная схема транзисторного логического элемента НЕ

Транзистор может работать в трех основных режимах: отсечки, активном режиме и режиме насыщения.

Для определения режима транзистора на плоскости выходных характеристик (рис. 12), строят нагрузочную прямую, описываемую уравнением

$$U_k = E_k - J_k R_k$$

При некотором токе базы  $J_б$  коллекторный ток  $J_k$  и коллектор-

ное напряжение  $U_{K0}$  определяются точкой пересечения M нагрузочной прямой и статической характеристики коллекторного тока, соответствующей току  $J_{\delta}$ . Точку M назовем изображающей или рабочей точкой (рис. 12). При изменении тока  $J_{\delta}$  меняются положение изображающей точки M, коллекторный ток  $J_K$  и коллекторное напряжение  $U_K$ .

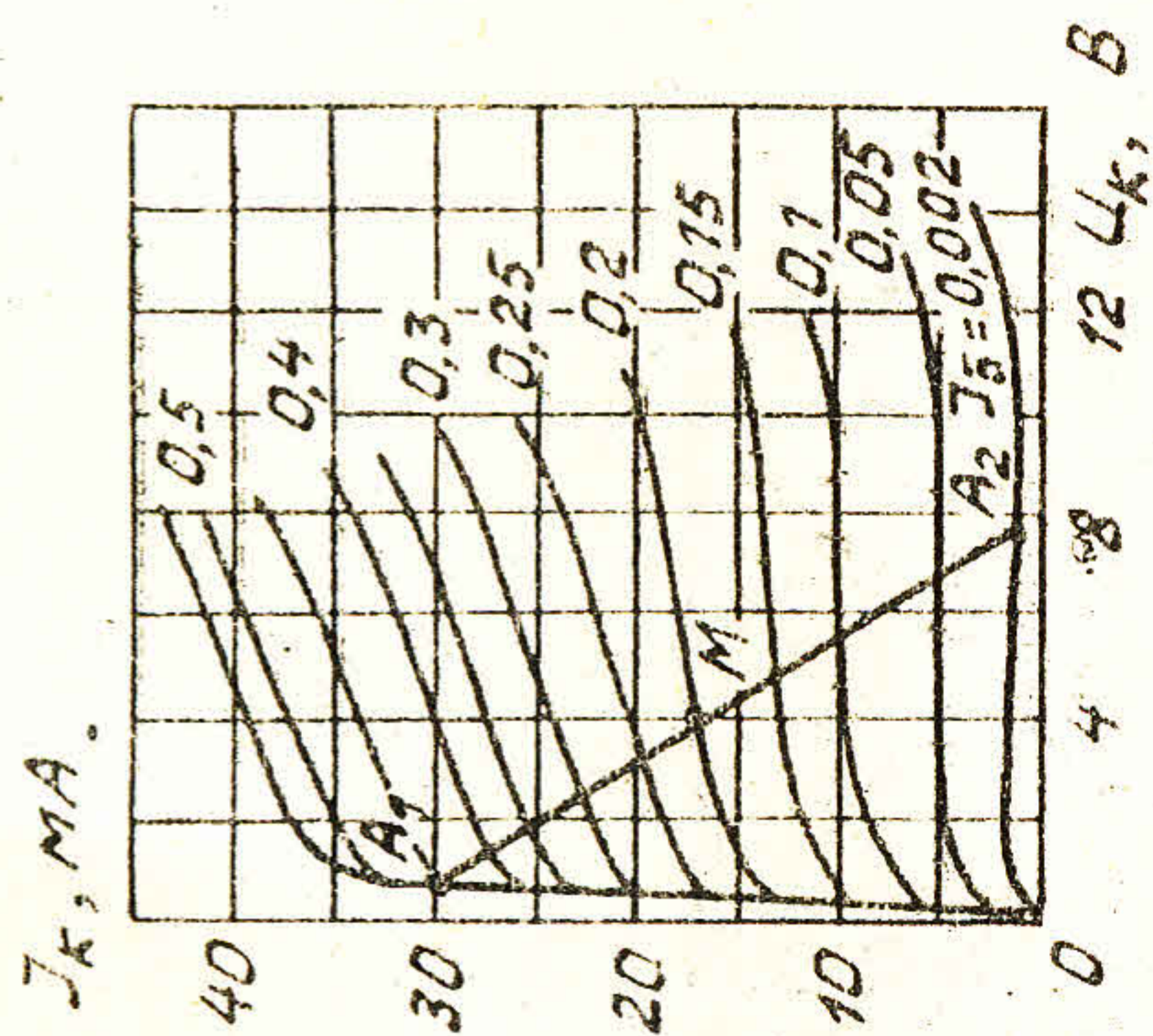


Рис. 12. Выходные характеристики транзистора

Режим отсечки соответствует закрытому состоянию транзистора, которое имеет место при базовом напряжении  $U_{\delta} \geq 0$ . В этом режиме коллекторный ток равен обратному току  $J_{K0p}$ , создаваемому неосновными носителями. Величина тока  $J_{K0p}$  различна у разных транзисторов и измеряется единицами и долями микроампер.

При увеличении базового напряжения ( $U_{\delta} > 0$ ) базовый ток уменьшается и при небольшом положительном напряжении, равном нескольким сотым долям Вольта, становится равным нулю ( $J_{\delta} = 0$ ). Такое состояние изображается точкой  $A_1$ , и соответствует разомкнутой цепи  $J_K = 0$ . Из уравнения нагрузочной прямой получим  $U_{K0} \approx E_K$ .

При значительном увеличении тока базы  $J_{\delta}$ , что достигается подачей на вход транзистора отрицательного напряжения ( $U_{\delta} < 0$ ), имеет место режим насыщения транзистора (точка  $A_1$  на выходных характеристиках). Такой режим характеризуется постоянной величиной коллекторного тока (тока насыщения  $J_{KH} = E_K/R_K$ ) и напряжением на коллекторе, примерно равным нулю  $U_{K0} \approx 0$ , поэтому насыщенный транзистор считают короткозамкнутым элементом.

Таким образом, при отсутствии входного воздействия ( $U_{\delta} = 0$ ) напряжение на выходе  $U_K \approx E_K \neq 0$ . И, наоборот, при наличии входного сигнала ( $U_{\delta} < 0$ ) напряжение на выходе рассматриваемого устройства  $U_K \approx 0$ . Такой режим работы транзистора и обеспечивает выполнение логической операции отрицания - операции НЕ.

Режим насыщения транзистора при действии на его входе сигнала  $U_{BX} = E$  достигается выбором сопротивления  $R_{\delta}$  из следующих соотношений:

$$\text{Ток насыщения } J_{KH} \approx \frac{E_K}{R_K} = \beta I_{\delta}, \text{ где}$$

$\beta = h_{21}$  - коэффициент усиления по току транзистора, включенного по схеме с общим эмиттером.

Если сопротивление  $R_{\delta}$  выбрано значительно больше входного сопротивления транзистора  $R_c \gg R_{BX} = h_{11}$ , то ток базы,

$$I_{\delta} = \frac{E - U_{\delta}}{R_{\delta}} \geq \frac{J_{KH}}{\beta} = \frac{E_K}{\beta R_K}, \text{ откуда } R_{\delta} \leq \frac{E - U_{\delta}}{E_K} \beta R_K \approx \beta \frac{E}{E_K} R_K.$$

Надежность работы логических схем, построенных на базе ключевых элементов, определяется их помехоустойчивостью, то есть способностью сохранять заданное состояние в условиях действия на их входах помех, как статического, так и импульсного происхождения. Допустимый уровень помех, надежно не переводящий ключевой элемент в противоположное положение, может быть определен по его передаточной характеристике. Пример такой характеристики для ключа на транзисторе типа р-р-р (рис. 11) приведен на рис. 13.

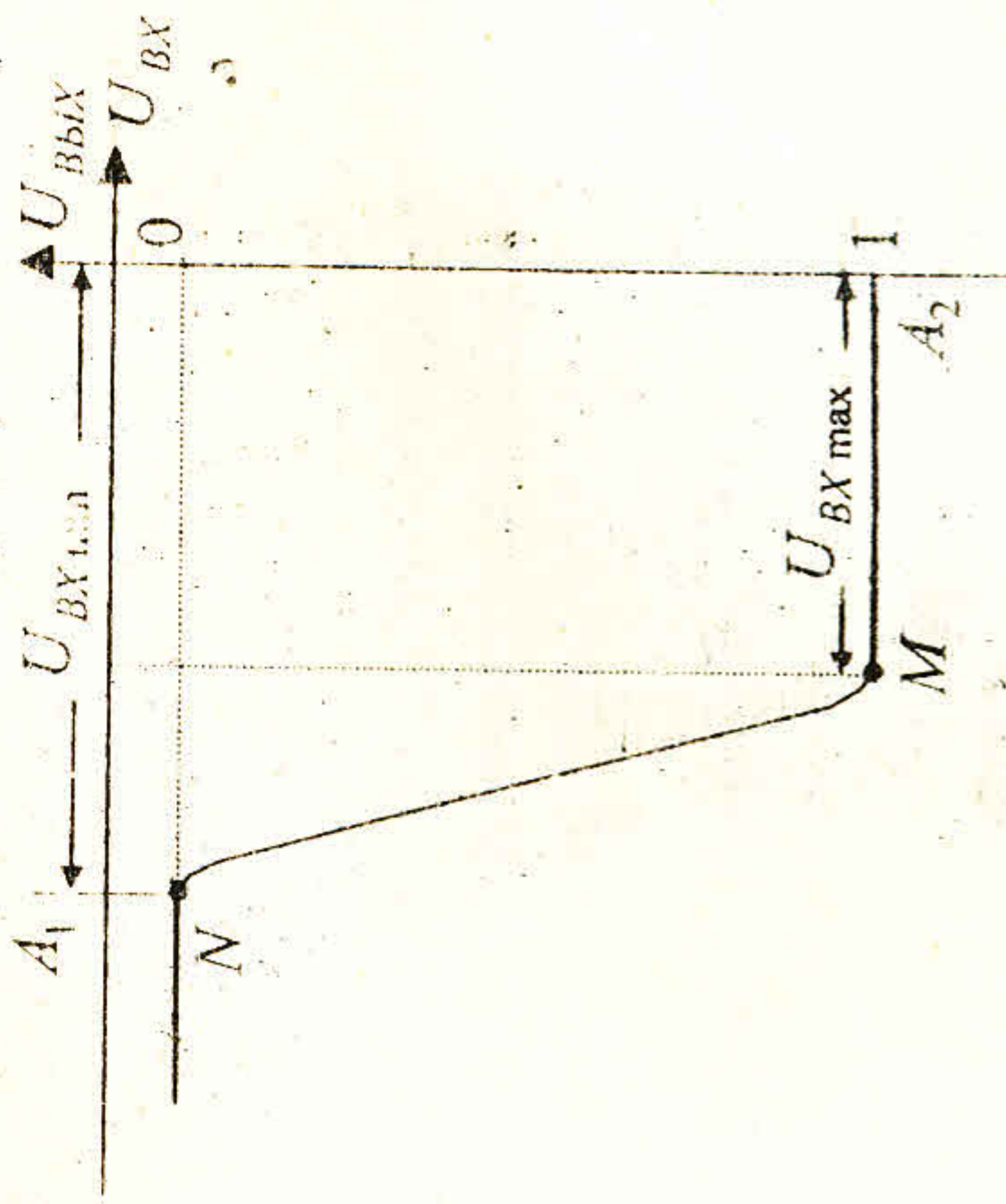


Рис. 13. Передаточная характеристика ключевого элемента

Участок характеристики MN соответствует активному режиму работы ключа при его переходе из состояния 1 (напряжение на выходе низкое) в состояние 0 (напряжение на выходе высокое).

Передачная характеристика позволяет наглядно оценить по мехоустойчивости схемы, т.е. найти максимально допустимые напряжения помехи, действующие на входе схемы наряду с регулярными сигналами, при которых еще не происходит изменение логических (информационных) состояний ключа.

В динамическом режиме, при действии на входе ключевой схемы импульсного напряжения, транзистор, переходя из режима отсечки в режим насыщения (или в обратной последовательности) оказывается в активной области характеристик. При этом в схеме возникают переходные процессы, которые, с одной стороны, определяют процессами в самом транзисторе (рассасывание зарядов, рекомбинация носителей ...) с достаточно малой постоянной времени и, с другой стороны, влиянием емкостей (транзистора, нагрузки, монтажа...). Последние описываются экспоненциальными законами и определяют время переключения схемы, то есть ее быстродействие.

Для надежной работы переключающих (логических) схем время действующих импульсов должно быть больше времени существования переходных процессов. В противном случае ключевой элемент не успеет перейти в режим насыщения и уровень выходного напряжения уменьшится. Если при этом его выходной сигнал исползуется в качестве входного последующих ключей, входящих в состав логических элементов, то он может оказаться ниже порога их чувствительности. Все это приводит к сбою в работе цепочки логических элементов.

### 1.6. Диодно-транзисторные логические схемы

Применение транзисторов сделало возможным построение схем, реализующих более сложные логические операции.

Рассмотрим диодно-транзисторную схему, реализующую логическую операцию И-НЕ (рис. 14).

Эта схема обладает, по сравнению с диодно-резисторной, более высокими параметрами. У нее значительно выше уровень ложных выходных сигналов, значительно выше быстродействие.

Работает она следующим образом. При отсутствии входных сигналов ( $x_1 = 0; x_2 = 0$ ) оба диода смещены в прямом направлении, ток базы транзистора мал и транзистор находится в режиме отсечки ( $y_{00} \approx -E_K$  (низкий уровень)). То же самое наблюдается при подаче сиг-

нала на один из входов ( $x_1 = -E_K, x_2 = 0$  или  $x_1 = 0, x_2 = -E_K$ ). Когда сигналы поданы на оба входа, диоды закрываются, ток базы увеличивается до величины тока насыщения. Транзистор открывается и на выходе схемы сигнал становится близким к нулю (высокий уровень).

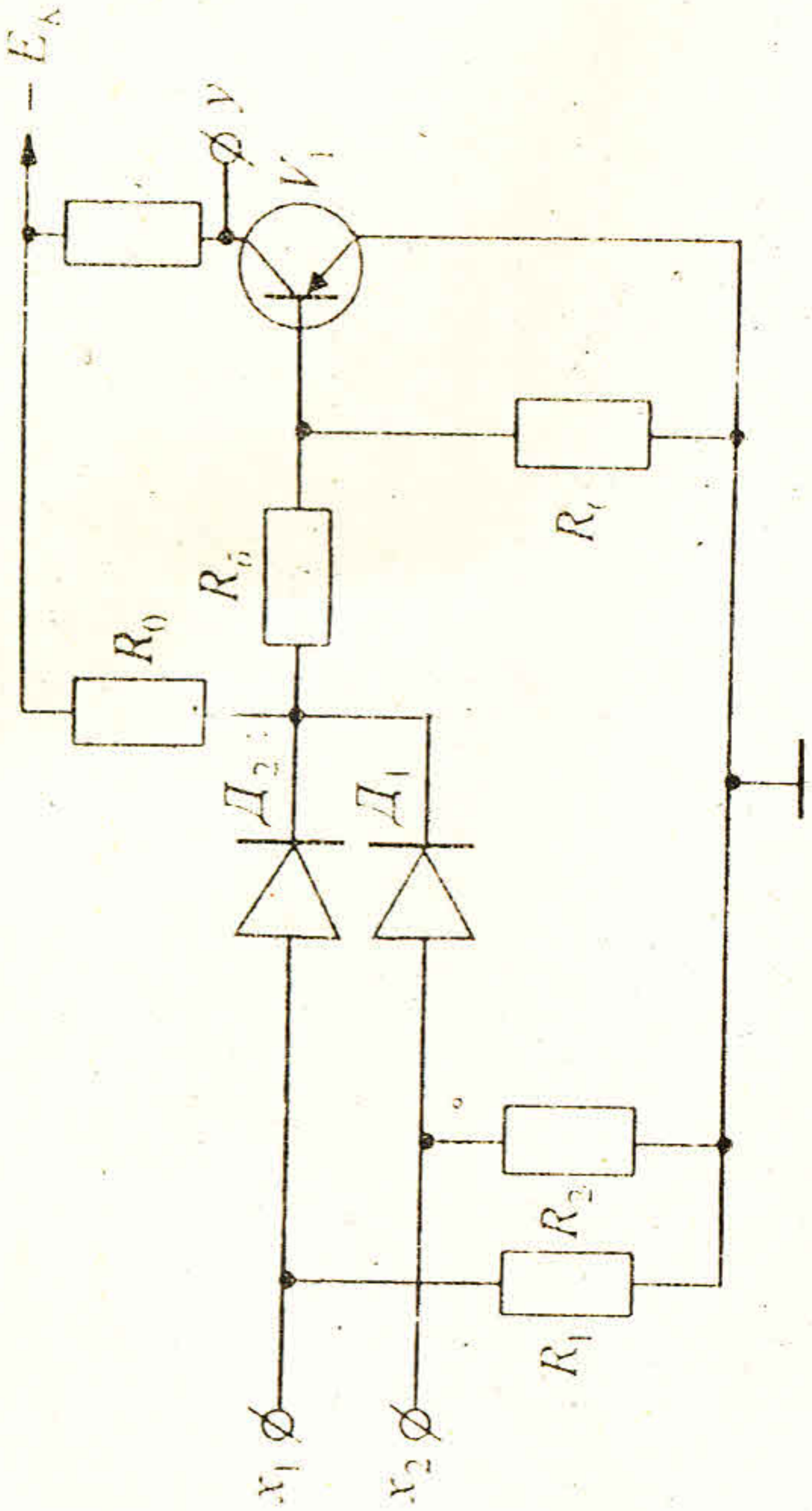


Рис. 14. Принципиальная схема двухвходового диодно-транзисторного логического элемента И-НЕ

Рассмотрим диодно-транзисторную схему, реализующую логическую операцию ИЛИ-НЕ (рис. 15).

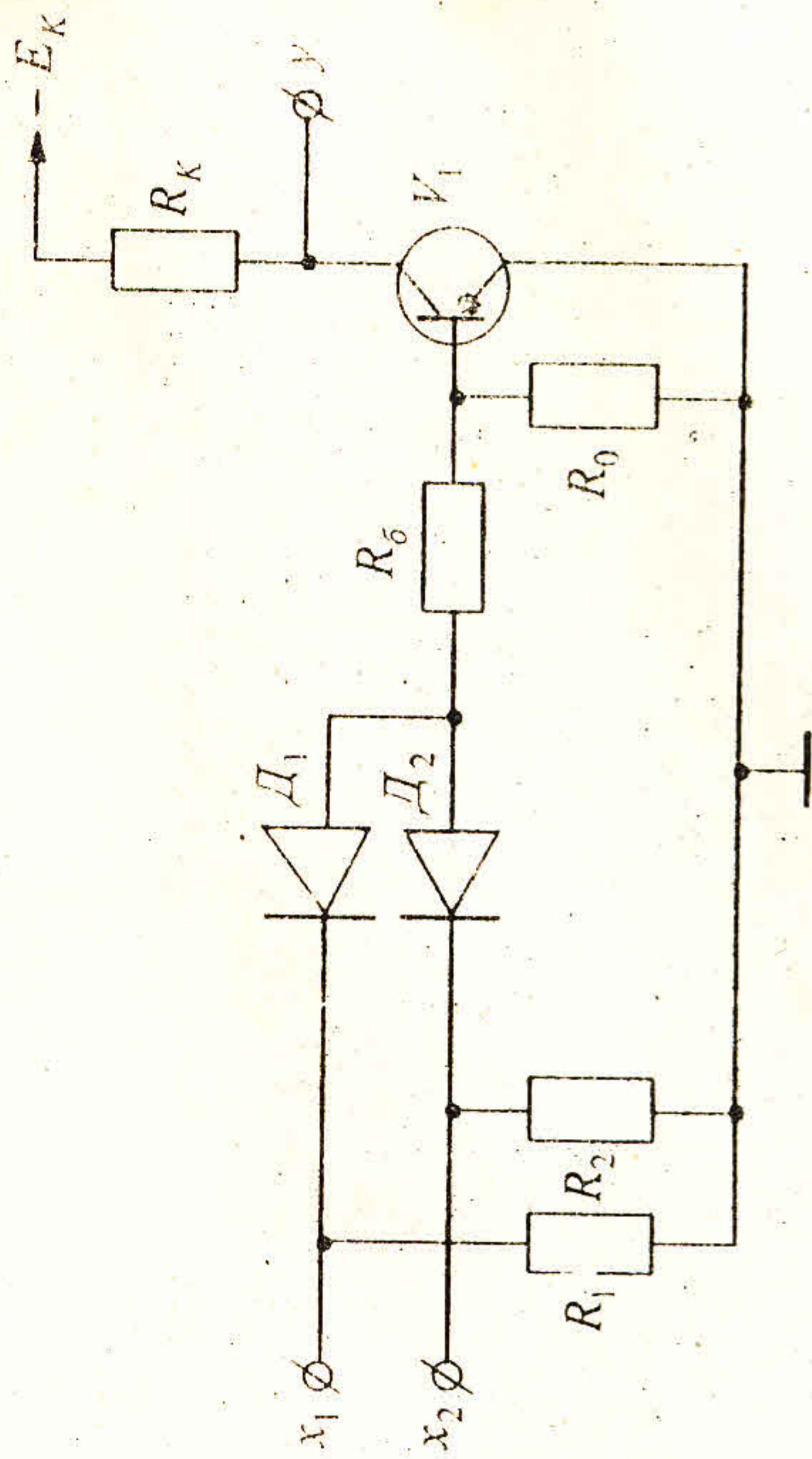


Рис. 15. Принципиальная схема двухвходового диодно-транзисторного логического элемента ИЛИ-НЕ

Работает она следующим образом. При отсутствии входных сигналов ( $x_1 = 0; x_2 = 0$ ) на базу транзистора поступает нулевое смещение через резистор  $R_0$ . В результате чего транзистор находится в режиме



стечки. Напряжение на выходе схемы равно  $U_{10} \approx -E_K$ . Если же хотя бы на один вход подан единичный сигнал, то соответствующий диод открывается и сигнал попадает на базу транзистора. Транзистор переходит в область насыщения и напряжение на выходе схемы будет равно  $U_{вых} \approx 0$ . ( $U_{10} = U_{01} = U_{11} = 0$ ).

### 1.7. Транзисторно-транзисторные логические схемы

Рассмотрим транзисторно-транзисторную схему, реализующую логическую операцию ИЛИ-НЕ (рис. 16).

Она работает так же как и диодно-транзисторная. При отсутствии входных сигналов ( $x_1 = 0; x_2 = 0$ ) транзисторы закрыты нулевым смещением через резисторы  $R_1$  и  $R_2$ . Напряжение на выходе равно  $U_{00} \approx -E_K$ . Если хотя бы на одном из входов появляется единичный сигнал, то соответствующий транзистор открывается и напряжение на выходе  $U_{01} = U_{10} = 0$ .

Рассмотрим транзисторно-транзисторную схему, реализующую логическую операцию И-НЕ (рис. 17).

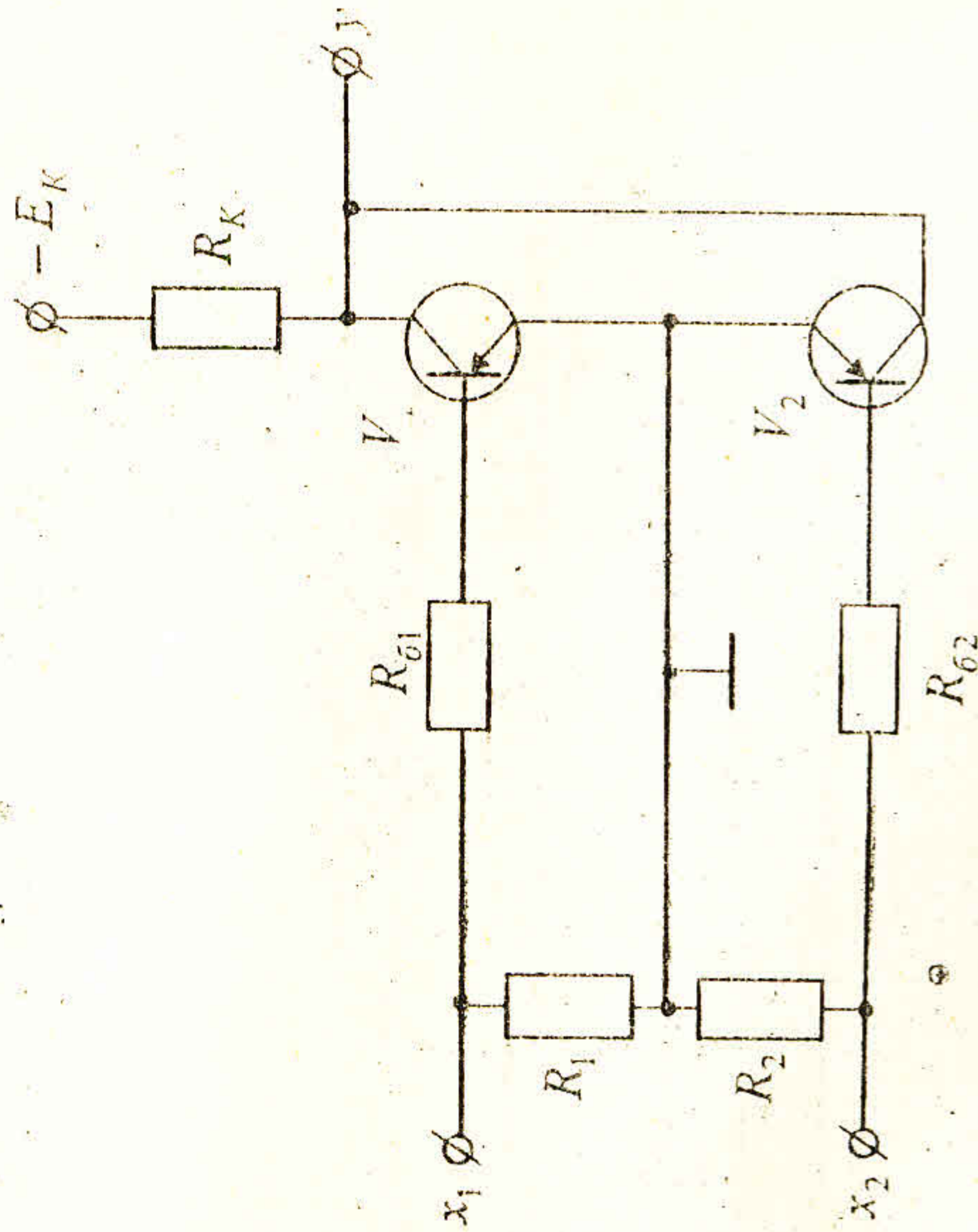


Рис. 16. Принципиальная схема двухвходового транзисторно-транзисторного элемента ИЛИ-НЕ

Она работает так же как и диодно-транзисторная схема, только для положительной логики. Единичный сигнал здесь равен  $+E$ , а нулевой равен нулю.

При отсутствии сигналов на входах ( $x_1 = 0; x_2 = 0$ ) оба транзисто-

ра открыты за счет положительного источника смещения эмиттеров. На выходе будем иметь  $U_{00} = E_3$ , что соответствует логической единице - 1. При подаче сигнала на один из входов соответствующий транзистор закрывается, но выход будет зашунтирован другим транзистором, который останется открытым. Напряжение на выходе останется примерно тем же. Если подать сигналы на оба входа, то транзисторы закроются и напряжение на выходе станет равным  $U_{11} = E_3 - E_K \approx 0$ .

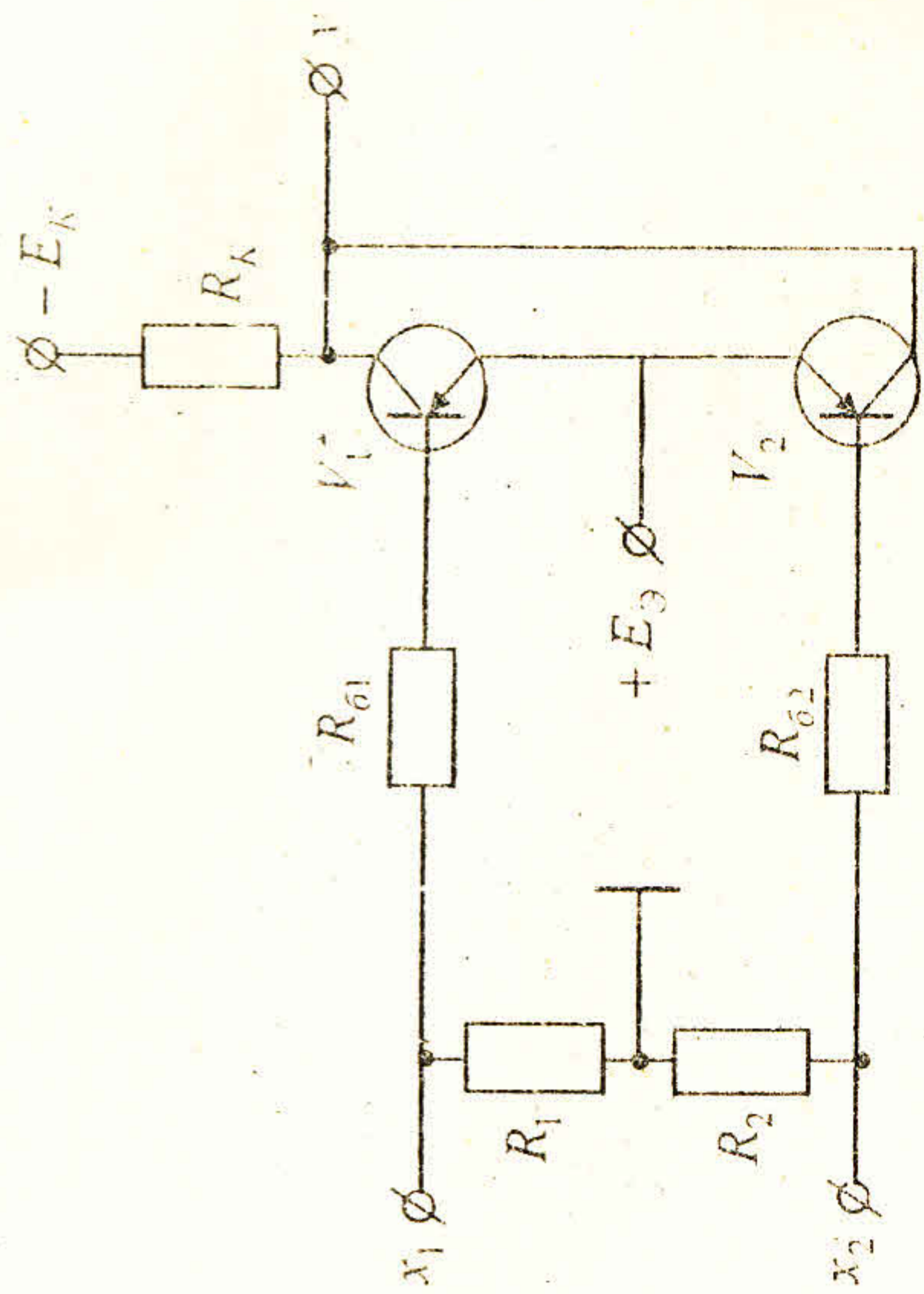


Рис. 17. Принципиальная схема двухвходового транзисторно-транзисторного логического элемента И-НЕ

### 1.8. Логические элементы в интегральном исполнении

Все рассмотренные выше логические схемы: диодно-резисторные, диодно-транзисторные, транзисторно-транзисторные и другие, не рассмотренные здесь, в настоящее время могут быть реализованы в виде интегральных микросхем (ИС).

В состав функционально полных систем логических элементов входит сравнительно небольшое число элементарных схем, которые имеют достаточно разнообразную электрическую структуру. В зависимости от способов кодирования двоичных переменных различают импульсные, потенциальные и импульсно-потенциальные логические элементы. Несовместимость использования реактивных элементов (индуктивностей и емкостей) с технологией интегральных схем практически исключает возможность использования импульсных элементов в микроэлектронных логических схемах, и именно это определило исключительную распространенность ИС потенциального типа.

Логические ИС, как правило, строятся на основе схем, выполняющих функции И-НЕ или ИЛИ-НЕ. На рис. 18 приведены условные обозначения основных элементов двухходовых логических элементов ТСВ.

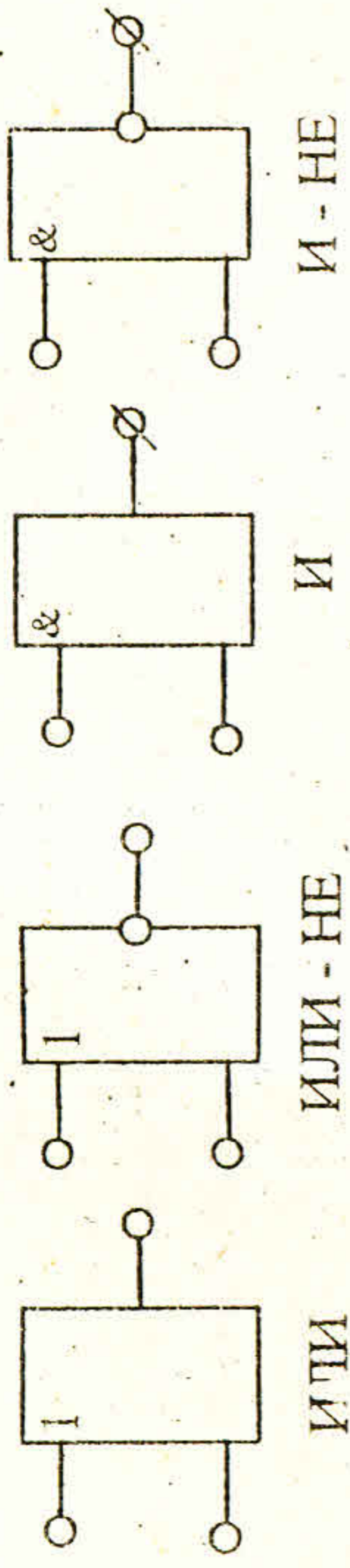


Рис. 18. Условные обозначения основных логических элементов

Разработка и выпуск цифровых интегральных схем (ЦИС) производятся сериями, имеющими единое схемное и конструктивно-технологическое исполнение. В состав цифровых серий наряду с основными логическими элементами и триггерными схемами (элементы памяти), входят также ИС, представляющие собой целые узлы и блоки арифметических устройств.

По типам базовых электронных ключей биполярные ЦИС разделяются на следующие группы: резистивно-транзисторной логики (РТЛ), диодно-транзисторной логики (ДТЛ), транзисторно-транзисторной логики (ТТЛ) и другие.

Наряду с биполярными применяются и другие полупроводниковые структуры.

## 2. РАБОЧЕЕ ЗАДАНИЕ И МЕТОДИЧЕСКИЕ УКАЗАНИЯ

Перед началом выполнения задания следует включить универсальную панель (ПУЛАР) в сеть и убедиться в том, что источник питания исследуемых схем (клеммы К10-К11 ПУЛАРА) отрегулирован транзисторной логики (ТТЛ) и другие.

Наряду с биполярными широко применяются и другие полупроводниковые структуры.

на напряжение 10-12 В. Установить в разъем ПУЛАРА специальную плату с транзистором.

### 2.1. Исследование диодно-резисторной логической схемы И в статическом и динамическом режимах

а) Рассчитать остаточные (пожные) и действительные сигналы на выходе схемы (рис. 19, а). Для расчетов использовать соотношения (2), (3), (4), а значения элементов взять из таблицы заданных

величин по номеру варианта. Для расчета  $U_{11}$  в формулу (2) вместо  $R_{ПФ}$  подставить значение  $R_{ОБР}$ .

б) Собрать схему И (рис. 19, а), пользуясь монтажной схемой (рис. 19, б).

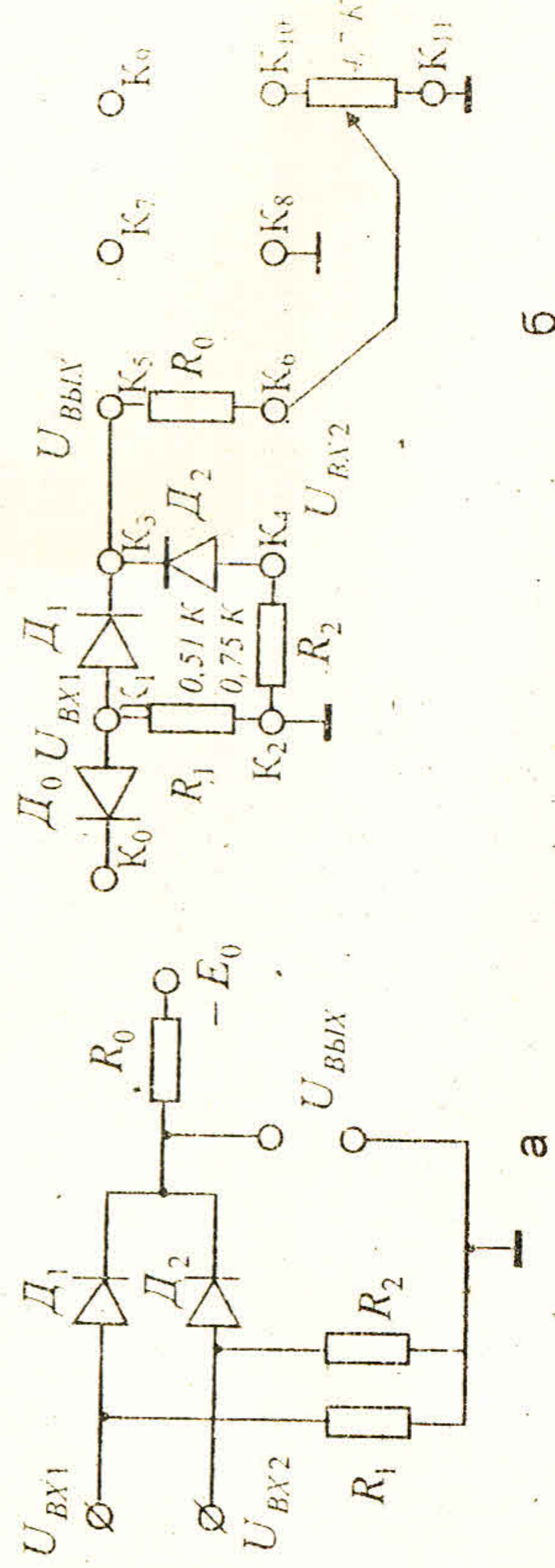


Рис. 19. Схема, реализующая логическую операцию И: а - принципиальная; б - монтажная

в) К клеммам К5, К8 подключить вольтметр для измерения выходного напряжения.

г) К клемме К6 подсоединить провод от движка потенциометра 4,7 к, переводя его предвартельно в крайнее верхнее положение.

д) Подавать единичные потенциальные сигналы низкого уровня с помощью гибких проводов с клеммы К10 ( $-E_0$ ), предвартельно включив ПУЛАР в сеть:

- на Вх1- клемма К1,

- на Вх2 - клемма К4,

- на Вх1 и Вх2, т.е. одновременно на оба входа логической схемы И, измеряя каждый раз вольтметром выходное напряжение. Подсчитать отношение выходных единичных (низкий уровень) сигналов к нулевым (высокий уровень). Сравнить с расчетными значениями.

е) Результаты измерений занести в таблицу. Принимая отсутствие напряжения за 0, наличие его - за 1, составить таблицу истинности логической операции И:

Вх 1	Вх 2	Вых

ж) Для исследования схемы в динамическом режиме подать на Вх1 через выпрямительный диод  $D_0$  переменное напряжение с генератора звуковых частот с амплитудой  $U_{ПЧ} \geq |E_0|$ .

з) На Вх 2 подать единичный потенциальный сигнал с клеммы К10.  
 и) Наблюдать выходной сигнал с помощью осциллографа в режиме внешней синхронизации при отсутствии и наличии сигнала на Вх 2.  
 Зарисовать осциллограммы, вычислить отношение единичного и нулевого (ложного) сигналов.

к) Меняя амплитуду входного напряжения убедитесь, что схема выполняет логическую операцию И для отрицательных полупериодов входного сигнала, когда его амплитуда превысит уровень опорного напряжения  $E_0$ .

л) Для иллюстрации принципа двойственности логических операций на Вх 1 и Вх 2 необходимо задать нулевые сигналы низкого уровня  $-E_0$ , тогда схема будет выполнять операцию "ИЛИ" для единичных сигналов высокого уровня  $U_{ВХ} = 0$ . При этом схема будет работать так же, если одновременно поднять потенциал на входах и опорное напряжение на одну и ту же величину  $E_0$ , т.е. до нулевого уровня (перевести движок потенциометра 4,7 к в край: ее ниже положение). Единичные сигналы высокого уровня (положительной полярности) можно получить поменяв направление включения диода  $D_0$ . Просиллстрировать работу схемы "ИЛИ" осциллограммами входных и выходных напряжений, при подаче сигналов на Вх 1, Вх 2 и одновременно на оба входа.

### 2.2. Исследование диодно-резисторной схемы ИЛИ в статическом и динамическом режимах

а) Собрать схему ИЛИ (рис. 20).  
 номиналы резисторов  $R_1, R_2, R_0$  оставить теми же, что и в п.2.1.

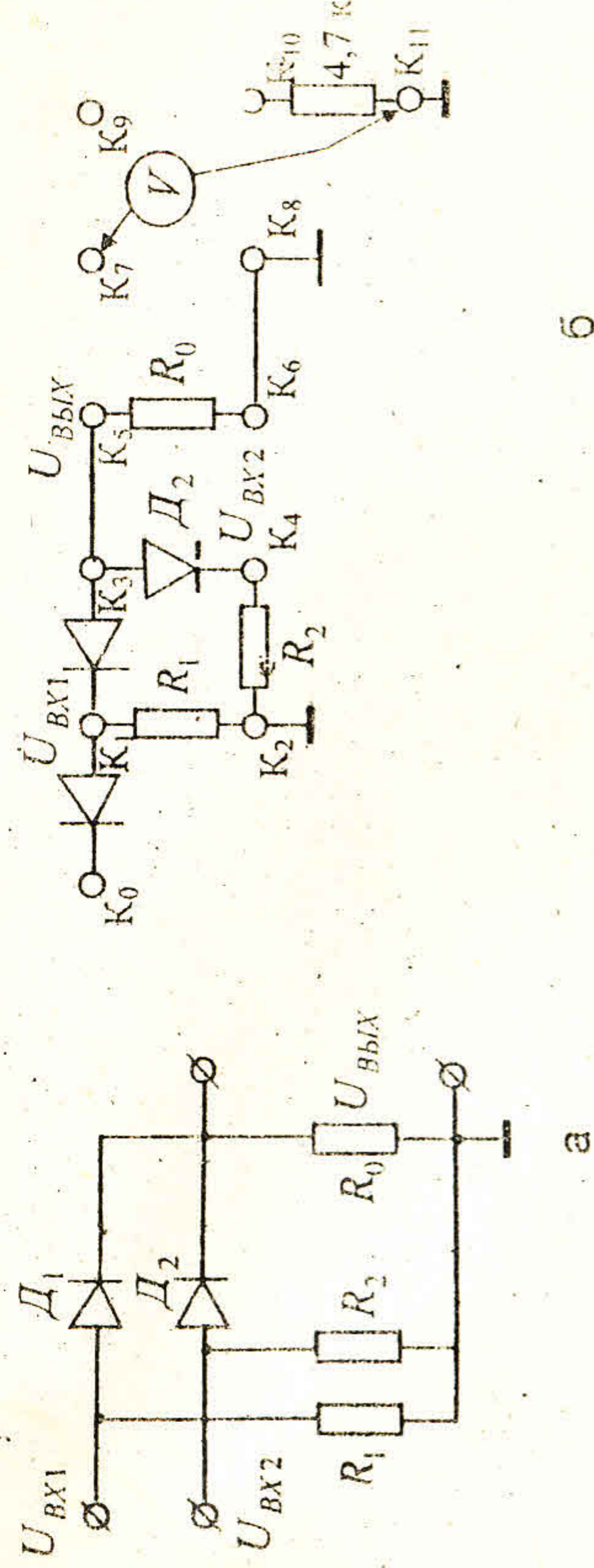


Рис. 20. Схема, реализующая логическую операцию ИЛИ:  
 а - принципиальная; б - монтажная

б) К клеммам К5, К8 подсоединить вольтметр.

в) Единичные потенциальные сигналы низкого уровня подавать с помощью гибких проводов с клеммы К10.

- на Вх 1 - клемма К1.

- на Вх 2 - клемма К4.

- на Вх 1, Вх 2, т.е. одновременно на оба входа логической схемы ИЛИ, измеряя каждый раз вольтметром выходное напряжение. Рассчитать отношения выходных единичных и нулевых (ложных) сигналов.

г) Результаты измерений занести в таблицу. Составить таблицу истинности логической операции ИЛИ.

д) Для исследования схемы в динамическом режиме на Вх 1 (клемма К1) и Вх 2 (К4) подавать импульсы отрицательной полярности, формируя их из выходного напряжения генератора звуковых частот с помощью диода  $D_0$ . Зарисовать осциллограммы входных и выходных сигналов схемы "ИЛИ".

е) По принципу двойственности рассматриваемая схема будет выполнять логическую операцию "И" для положительной логики (нулевые сигналы - низкий уровень; единичные - высокий уровень). Для этого необходимо либо подать на выходы Вх 1 и Вх 2 отрицательное напряжение (нулевые сигналы низкого уровня), либо повысить потенциал выходной цепи (подключить сопротивление  $R_0$  клемма К6 к источнику  $+E_0$  - клемма + на плате с транзистором), исключив перемычку между клеммами К6 и К8. Единичные сигналы высокого уровня (импульсы положительной полярности) формируются с помощью диода  $D_0$  во встречном включении.

Исследование схемы "И" провести по пунктам ж, з, и, к задания 2.1.

### 2.3. Исследование транзисторно-резисторной схемы НЕ в статическом и динамическом режимах

а) Собрать схему НЕ (рис. 21), используя плату с транзистором, установленную на универсальной панели (ПУЛАР) при подготовке ее к работе.

б) Рассчитать сопротивление  $R_{с}$ , обеспечивающее режим насыщения ключевого элемента. Коэффициент усиления транзистора принять равным  $H_{21} = \beta \approx 20$ . Параметры остальных элементов схемы взять из таблицы заданных величин.

в) Снять и построить передаточные характеристики ключевого

элемента при расчетном значении  $R_0$  и при увеличении и уменьшении его в 2-3 раза. Для этого изменить входное напряжение с помощью потенциометра 4,7 кОм. Входное и выходное напряжение не измерять вольтметром, подключаемым поочередно к клеммам К5- К8 и К9- К8. Определить пределы изменения входных сигналов, при которых еще не происходит изменения информационных состояний ключей ( $u_{ВХ\max}$ ) и ( $u_{ВХ\min}$ ) 0.

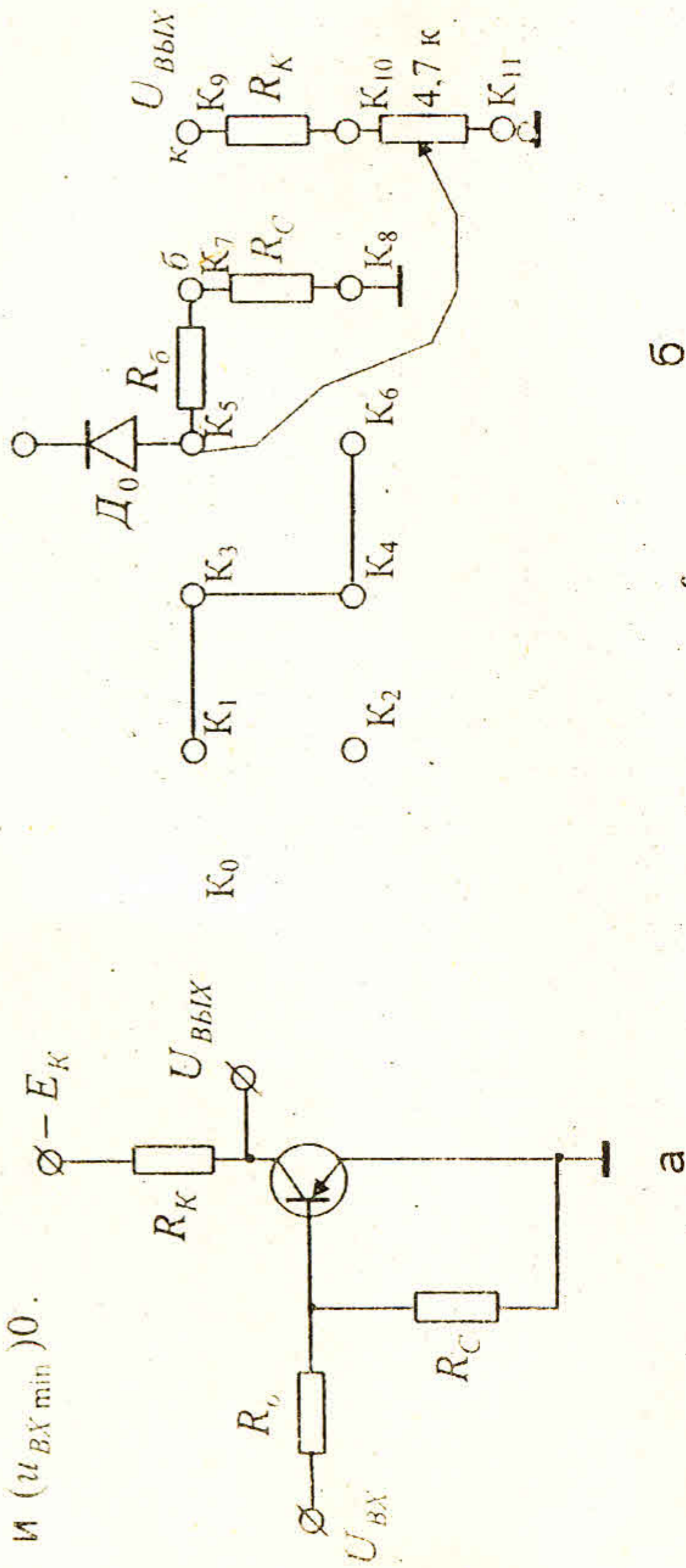


Рис. 21. Схема, реализующая логическую операцию НЕ.  
а - принципиальная; б - монтажная

г) Исследовать работу схемы "НЕ" в статическом режиме. Для этого:

- К клеммам К9 К8 подсоединить вольтметр.
- Единичный потенциальный сигнал подавать на вход (клемма К5) с помощью гибкого провода с движка потенциометра, перемещая его в крайнее нижнее (0) и крайнее верхнее (1) положение.
- Проверить с помощью вольтметра наличие выходного сигнала в отсутствие входного и обратно (отсутствие выходного сигнала будет в том случае, когда на вход подан единичный потенциальный сигнал).
- Результаты измерений занести в таблицу:

Вх <sub>1</sub>	Вх <sub>2</sub>	Вых

Подсчитать отношение единичного выходного сигнала к нулевому (ложному). Составить таблицу истинности логической операции НЕ.

д) Для исследования схемы в динамическом режиме на вход (клемма К5) вместо постоянного напряжения с движка потенциометра подать переменное с генератора звуковых частот через выпрямитель-

ный диод  $D_0$  с амплитудой  $U_{ВХ} \geq E_K$ .

е) Входные и выходные сигналы наблюдать с помощью электронного осциллографа в режиме внешней синхронизации. Зарисовать и объяснить полученные осциллограммы.

ж) Подключить на выход схемы (клеммы К9 - К10) эквивалентную емкость нагрузки  $C_H$ . Увеличивая частоту входного сигнала убедиться в возникновении переходных процессов, приводящих к изменению формы и амплитуды выходного сигнала.

з) Зарисовать и объяснить полученные осциллограммы.

#### 2.4. Исследование диодно-транзисторной логической схемы И-НЕ

а) Собрать логический элемент И-НЕ, пользуясь принципиальной (рис. 22, а) и монтажной (рис. 22, б) схемой.

б) Экспериментально исследовать диодно-транзисторную схему И-НЕ в статическом режиме. Для этого к клеммам К9- К8 подключить вольтметр и выполнить указания пункта 2.1, г, д, е.

в) Исследовать схему в динамическом режиме для чего выполнить указания пункта 2.1, ж, з, и, к.

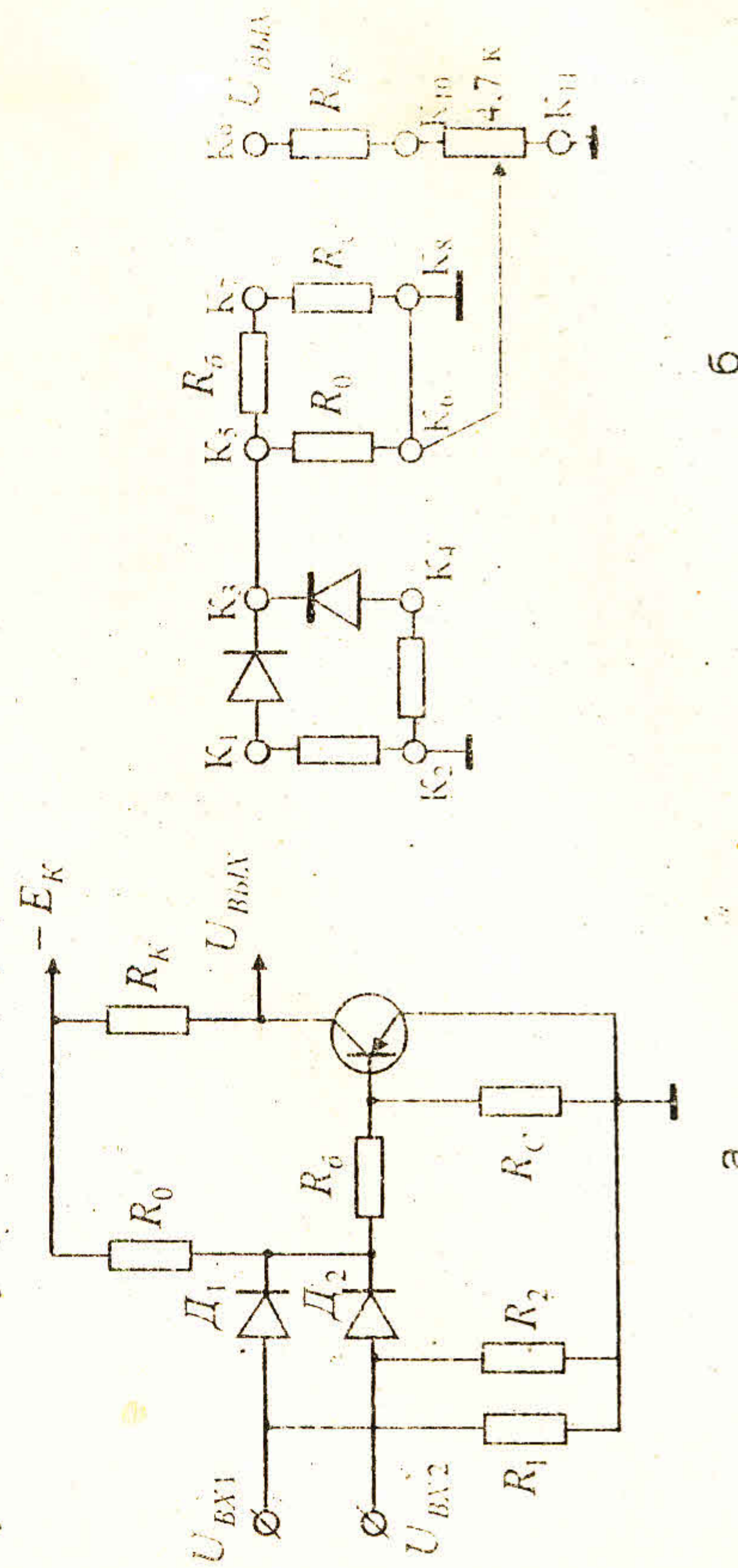


Рис. 22. Схема диодно-транзисторного логического элемента И-НЕ.  
а- принципиальная; б- монтажная

г) Сравнить полученные результаты с соответствующими для диодно-резисторной схемы И.

д) Подключить параллельно к сопротивлению нагрузки инвертора - клеммы К9- К10 емкость нагрузки  $C_H$ . Изменяя частоту генератора

наблюдать возникновение искажений формы и уменьшение амплитуды выходного сигнала. Зарисовать характерные осциллограммы при 2-3 значениях частоты входного напряжения.

**2.5. Исследование диодно-транзисторной логической схемы ИЛИ - НЕ**

- а) Собрать логический элемент ИЛИ-НЕ, пользуясь принципиальной (рис. 23, а) и монтажной (рис.23, б) схемой.
- б) Экспериментально исследовать схему ИЛИ-НЕ в статическом режиме. Для этого к клеммам К9- К8 подключить вольтметр и выполнить указания пунктов 2.2, в, г.
- в) Сравнить полученные результаты с соответствующими для диодно-резисторной схемы ИЛИ.
- г) Исследовать схему в динамическом режиме для чего выполнить указания пункта 2.2, д.

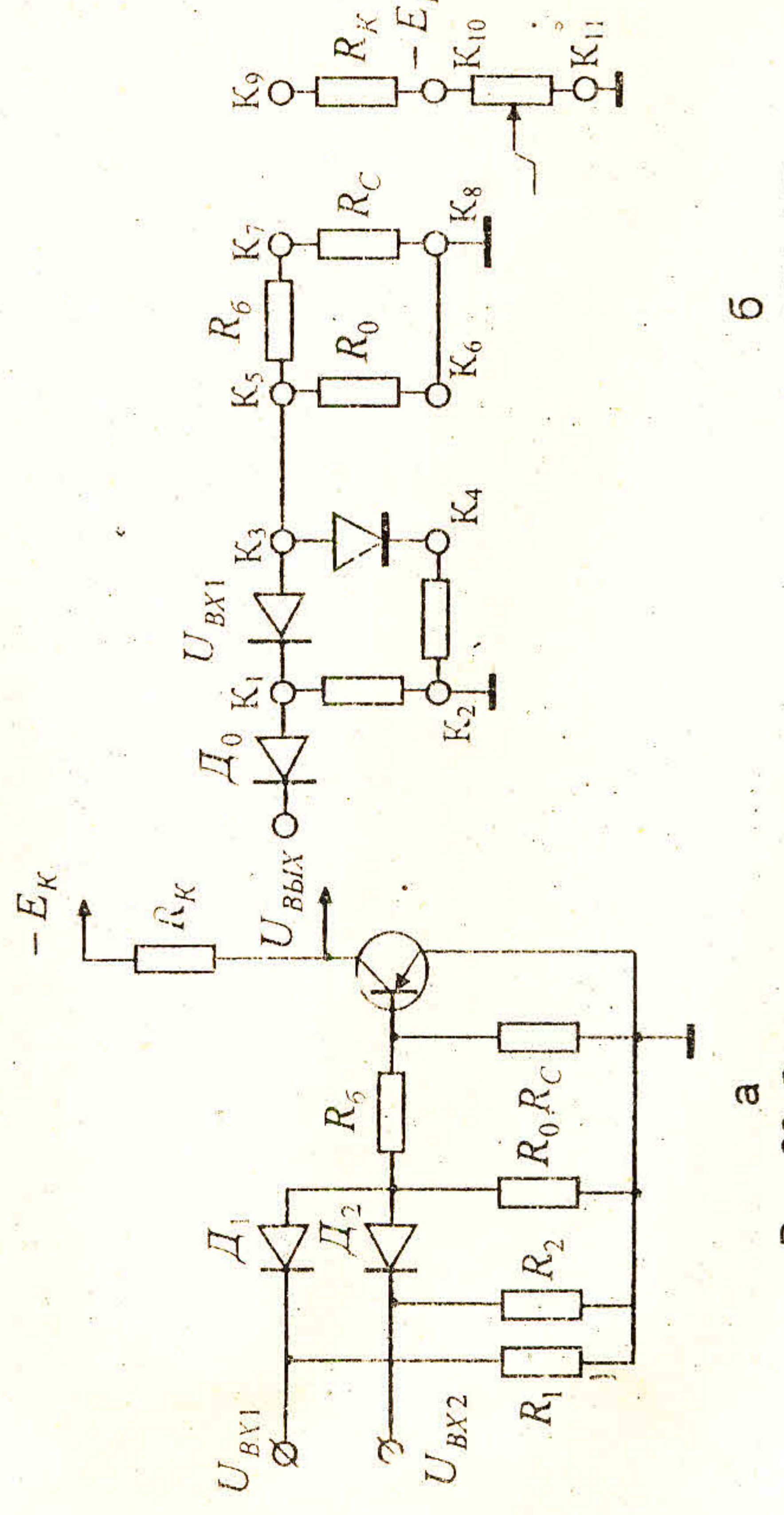


Рис. 23. Схема диодно- транзисторного элемента ИЛИ- НЕ: а- принципиальная; б- монтажная

**2.6. Исследование логических схем в интегральном исполнении**

Для исследования используется микросхема К1ЛА 553 В одном корпусе такой микросхемы находится четыре независимых двухвыходных транзисторно- транзисторных логических (ТТЛ) элемента И- НЕ. Для выполнения работы используется специальная плата на которой

размещена микросхема, дискретные элементы цепей питания и управления логических элементов, а также разъем с помощью которого плата устанавливается на универсальной панели.

Перед установкой платы на ПУЛАРе отрегулировать источник 0-10 В на напряжение 5 В (вольтметр подключить к клеммам К8 - К11).

- а) Установить печатную плату с микросхемой на универсальной панели.
- б) Источник единичных потенциальных сигналов подключен к клемме К8, а нулевых к клемме К11. Вольтметр подключается к клемме, на которую выведен выход соответствующего логического элемента (см. соответствующую принципиальную схему). Входные сигналы подаются с помощью гибких проводников. Включить в сеть универсальную панель.
- в) Экспериментально исследовать двухходовый ТТЛ элемент И-НЕ (рис. 24, а) в статическом режиме. Для этого собрать схему рис. 2.4, б. Результаты измерений занести в таблицу и объяснить их. Сравнить относительные данные (отношение выходных единичных сигналов к нулевым) с относительными данными пункта 2.4.
- г) Экспериментально исследовать двухходовый ТТЛ элемент И- НЕ (рис. 24) в динамическом режиме.

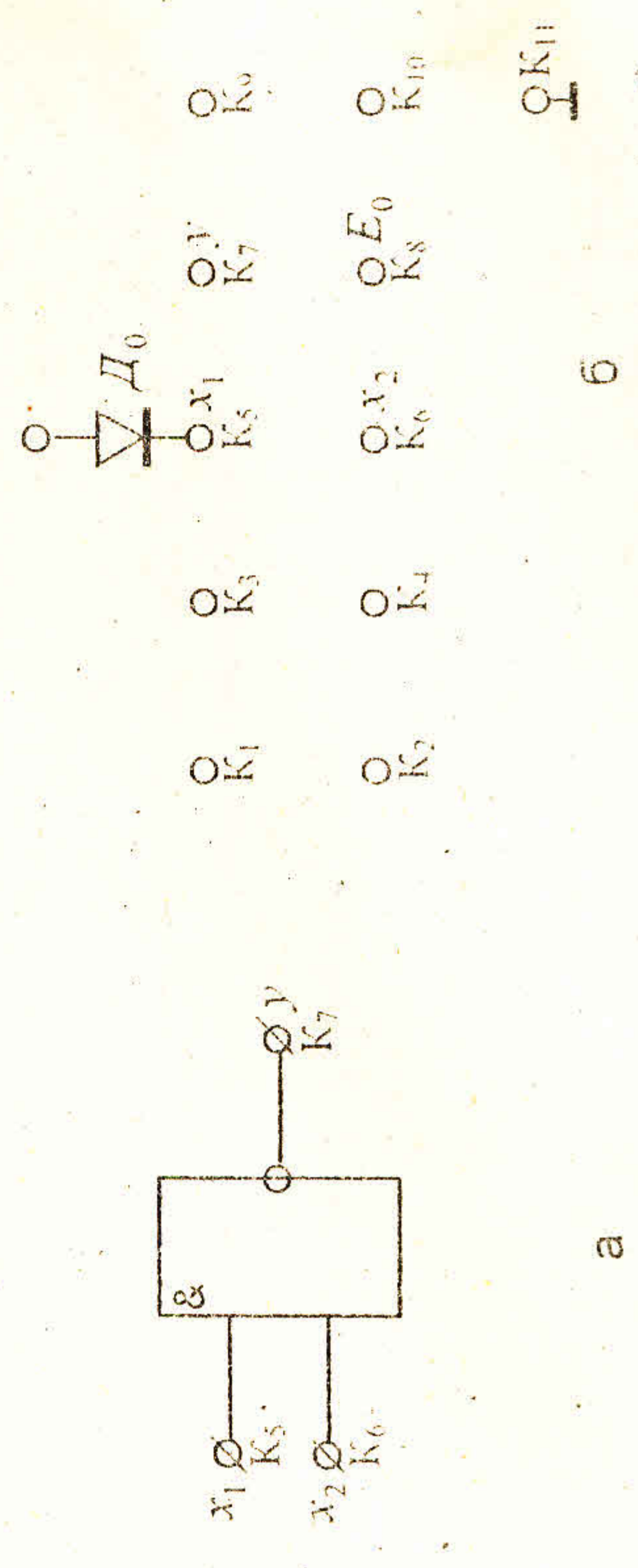


Рис. 24. Двухходовый ТТЛ элемент И-НЕ: а- условное обозначение; б- монтажная схема

При этом на вход  $x_1$  подается однополярный сигнал через диод  $D_0$  от генератора звуковых частот, а на вход  $x_2$  - потенциальный. Осциллограф в режиме внешней синхронизации подключить к клеммам К7- К11. Снять осциллограммы и объяснить их.

д) Экспериментально исследовать двухходовый ТТЛ элемент И (рис.25, а,б) в статическом режиме. Для этого собрать схему рис. 25, в.

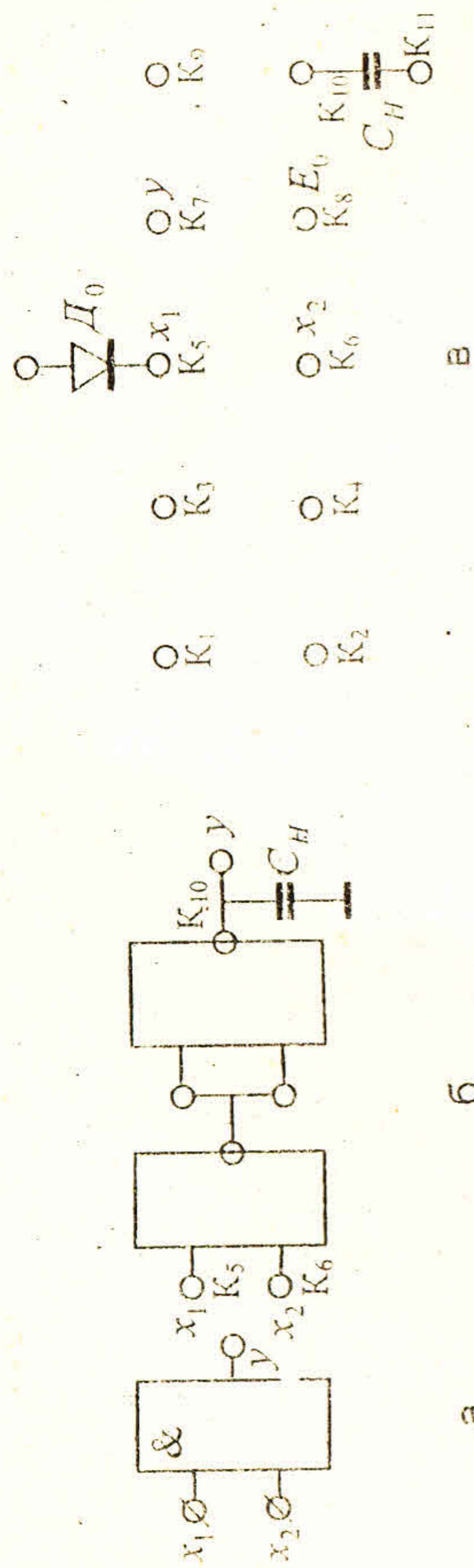


Рис. 25. Двухходовый ТТЛ элемент И: а - условное обозначение; б - принципиальная схема; в - монтажная схема

Результаты измерений занести в таблицу и объяснить их. Сравнить относительные данные с соответствующими по пункту 2.1.

е) Экспериментально исследовать двухходовый ТТЛ элемент И в динамическом режиме. Для этого подать однополярный сигнал на вход  $x_1$  через диод  $D_0$ . На вход  $x_2$  подать единичный потенциальный сигнал гибким проводником с клеммы К8. Осциллограф подключить к клеммам К10 и К11. Меняя частоту колебаний генератора сигналов, наблюдать с помощью осциллографа изменение формы выходного сигнала. Снять осциллограммы, сравнить их с соответствующими по пункту 2.1.ж) Экспериментально исследовать двухходовый ТТЛ элемент ИЛИ (рис. 26, а, б) в статическом режиме. Для этого собрать схему рис 26, в. Результаты измерений занести в таблицу и объяснить их. Сравнить относительные данные с соответствующими по пункту 2.2.

з) Экспериментально исследовать двухходовый ТТЛ элемент ИЛИ в динамическом режиме. Для этого собрать схему рис. 26, в и выполнить указания пункта 2.2.

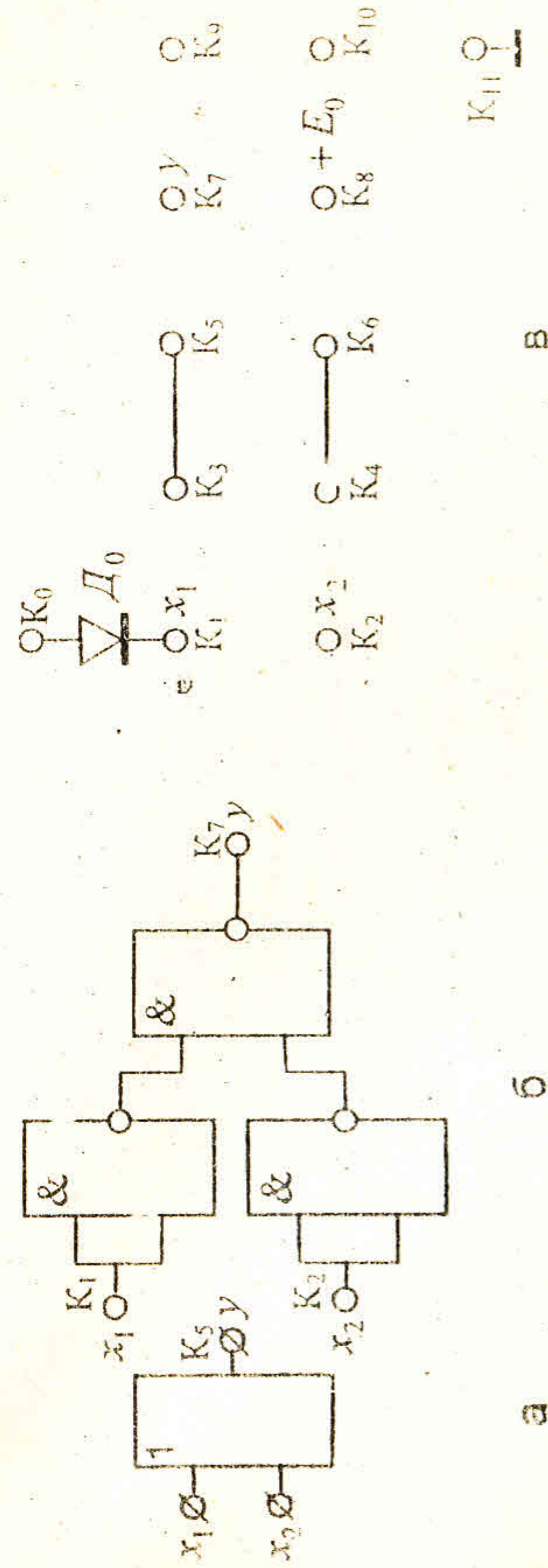


Рис. 26. Двухходовый ТТЛ элемент ИЛИ: а - условное обозначение; б - принципиальная схема; в - монтажная схема

и) Экспериментально исследовать двухходовый ТТЛ элемент ИЛИ-НЕ (рис. 27, а, б) в статическом режиме. Для этого собрать схему рис. 27, в. Результаты измерений занести в таблицу и объяснить их. Сравнить относительные данные с соответствующими по пункту 2.5.

к) Экспериментально исследовать двухходовый ТТЛ элемент ИЛИ-НЕ в динамическом режиме. Для этого собрать схему рис. 27, в. На вход  $x_1$  подавать однополярный сигнал через диод  $D_0$ . На вход  $x_2$  подать потенциальный сигнал гибким проводником. Осциллограф подключить к клеммам К10, К11.

Снять осциллограммы выходных сигналов, сравнить полученные результаты с соответствующими по пункту 2.5.

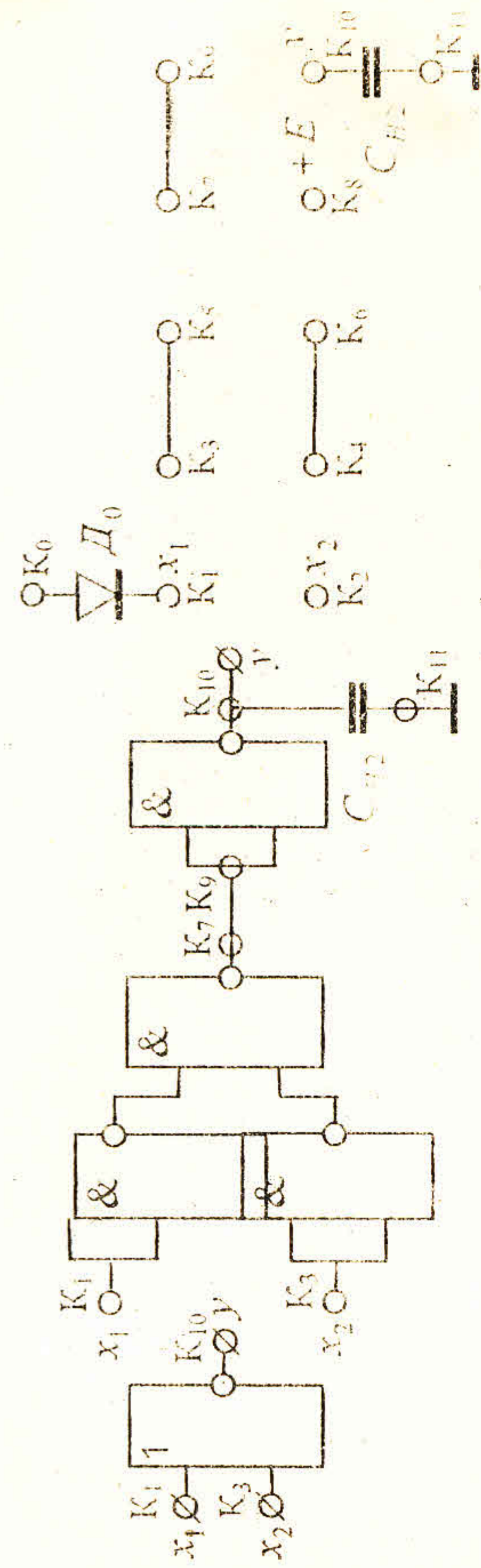


Рис. 27. Двухходовый ТТЛ элемент ИЛИ-НЕ: а - условное обозначение; б - принципиальная схема; в - монтажная схема

Контрольные вопросы

1. Простейшие логические функции.
2. Одноходовые и двухходовые ключевые схемы.
3. Свойство двойственности основных логических функций.
4. Универсальные логические элементы.
5. Привести примеры построения простых и сложных логических функций на основе универсальных логических элементов.
6. Пассивные ключевые схемы.
7. Активный ключевой элемент.
8. Принцип действия диодных и транзисторных схем, реализующих основные логические операции.

Список литературы

1. Хоровиц П., Хилл У. Искусство схемотехники. М., 1998.
2. Микро ЭВМ. Под ред. Преснухина Л.Н. М., 1988.
3. Прянищников В.А. Электроника. Курс лекций. С.-П., 2000.

Приложение

Таблица заданных величин

№ вар.	$R_0$ , КОМ	$R_1$ , КОМ	$R_2$ , КОМ	$R_{np}$ , КОМ	$R_{обр}$ , МОМ	$R_K$ , КОМ	$R_C$ , КОМ	$f_{ген}, кГц$	$C_{нф}$
1	5,1	0,51	0,75	0,23	1,5	1	2,0	3,0	100
2	7,5	0,51	1,0	0,29	1,5	2	5,0	2,5	100
3	10	0,51	1,5	0,35	1,5	3	10	2,0	100
4	15	0,51	0,75	0,46	1,5	1	2,0	2,0	100
5	20	0,51	1,0	0,56	1,5	2	5,0	1,5	100
6	5,1	0,51	1,5	0,23	1,5	3	10	1,0	100
7	7,5	0,75	0,5	0,3	1,5	1	2,0	3,0	100
8	10	0,75	1,0	0,36	1,5	2	5,0	2,5	100
9	15	0,75	1,5	0,47	1,5	3	10	2,0	100
10	20	0,75	0,5	0,57	1,5	1	2,0	2,0	100
11	5,1	0,75	1,0	0,23	1,5	2	5,0	1,5	100
12	7,5	0,75	1,5	0,25	1,5	3	10	1,0	100

ОГЛАВЛЕНИЕ

Предисловие.....	3
<b>1. КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.....</b>	<b>4</b>
1.1. Простейшие логические функции.....	4
1.2. Ключевые схемы.....	4
1.3. Диодные ключи.....	8
1.4. Диодно-резисторные логические элементы.....	9
1.5. Транзисторная гереклюющая схема.....	11
1.6. Диодно- транзисторные логические схемы.....	14
1.7. Транзисторно- транзисторные логические схемы.....	16
1.8. Логические элементы в интегральном исполнении.....	17
<b>2. РАБОЧЕЕ ЗЕДАНИЕ И МЕТОДИЧЕСКИЕ УКАЗАНИЯ.....</b>	<b>18</b>
2.1. Исследование диодно- резисторной логической схемы И в статическом и динамическом режимах.....	18
2.2. Исследование диодно- резисторной схемы ИЛИ в статическом и динамическом режимах.....	20
2.3. Исследование транзисторно- резисторной схемы НЕ в статическом и динамическом режимах.....	21
2.4. Исследование диодно- транзисторной логической схемы И- НЕ.....	23
2.5. Исследование диодно- транзисторной логической схемы ИЛИ- НЕ.....	24
2.6. Исследование логических схем в интегральном исполнении.....	24
Контрольные вопросы.....	27
Список литературы.....	28
Приложение.....	28

Учебное издание

Ишин Сергей Анатольевич,  
Соловьёв Юрий Васильевич

**ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ**

*Учебно-методическое пособие для студентов,  
изучающих основы радиозлектроники*

Отв. за выпуск С. В. Друзин  
Технический редактор Л. В. Агальцова

---

Изд. лиц. ЛР № 020305 от 19.02.1997. Подписано в печать 7.06.2001.  
Формат 60x84 1/16. Бумага типографская №1. Гарнитура Ариал. Печать офсетная.  
Усл. печ. л. 1,86 (2). Уч.-изд. л. 1,4. Тираж 150. Заказ 59

---

Издательство Саратовского университета.  
410026, Саратов, Астраханская, 83.  
Типография Издательства Саратовского университета.  
410026, Саратов, Астраханская, 83.